

# 应用指南AN-65 LYTSwitch-5产品系列

## 设计指南与注意事项

### 简介

The LYTSwitch™-5系列产品非常适合25 W以内灯泡、灯管和内嵌式照明应用的单级功率因数校正恒流LED驱动器设计。每个器件在单个封装中集成了高压功率MOSFET、变频和导通时间控制引擎、带软结束的快速启动以及多项保护功能（包括快速的输入过压关断、输出短路自动重启动、输出过压锁存关断和带过热关断的热折返特性），可极大减少元件数目。其内部反馈控制器能够间接和直接感测输出电流（可通过外部设定电阻设置），从而可省去光耦，特别适合隔离式设计应用。

集成的725 V功率MOSFET可在高压输入AC应用中提供非常大的漏极耐受电压裕量，从而提高可靠性。此外，也可选择625 V功率MOSFET的产品，在MOSFET电压应力较低的应用当中可以降低成本。

拓扑中立的LYTSwitch-5器件以非连续导通模式(DCM)进行工作，通过其内部的控制算法可实现输入电压范围内和不同工作温度下的高精度输出电流调整率，以及具有极小谐波电流的高功率因数。采用开关管位于低端的开关拓扑结构，MOSFET使用电气上安静的源极引脚进行散热，再加上频率调制技术和DCM工作模式的应用，可在功率MOSFET处于关断状态时实质上消除输出二极管上出现反向电流的可能，从而降低高频率噪声。因此，可以使用简单的小型号输入π型滤波器，同时可产生低EMI（注意：低输入电容可减小THD和增大PF）。

### 输出功率表

产品	输出功率
	90-308 VAC
LYT5225D	9 W
LYT5216D, LYT5226D	16 W
LYT5218D, LYT5228D	25 W

表1. LYTSwitch-5输出功率表。更多详细信息请参阅LYTSwitch-5数据手册。

### 典型电路配置

LYTSwitch-5产品系列属于拓扑中立型器件，它们可用于任何开关配置，如降压（抽头-降压）、降压-升压（抽头降压-升压）、升压以及反激式（隔离和非隔离）拓扑结构，因此可广泛满足不同电压的LED灯串的任何设计要求。LYTSwitch-5具有非常高的集成度，可轻松实现变换器和EMI部分的设计优化，从而缩短开发时间。

图1及2中的电路所示为分别采用降压式和隔离反激式拓扑的典型的低元件数LYTSwitch-5通用输入LED驱动器。

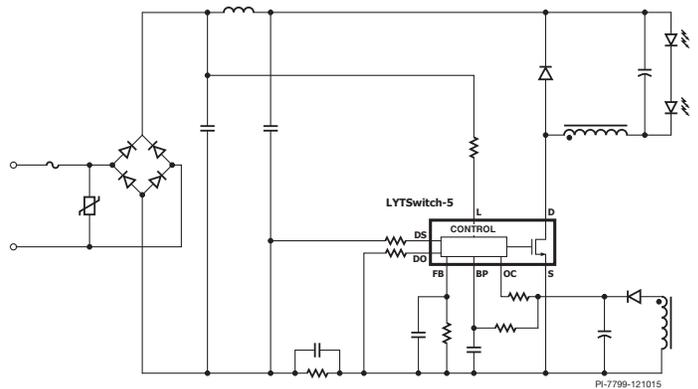


图1. 采用LYTSwitch-5的低元件数典型降压式拓扑电路（21个外围元件）

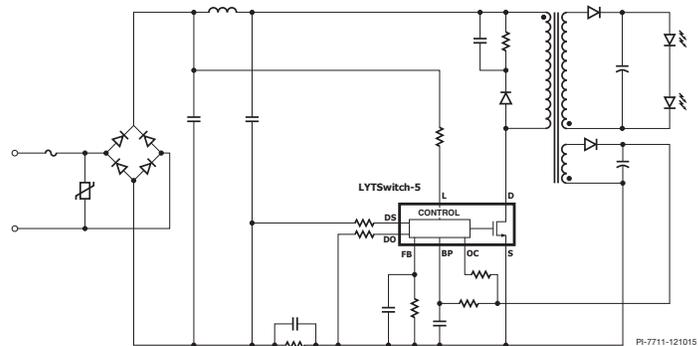


图2. 采用LYTSwitch-5的低元件数典型隔离反激式拓扑电路（23个外围元件）

## 范围

本应用指南用于指导用户使用LYTSwitch-5系列器件进行AC-DC LED驱动器的设计。本指南中的逐步说明更为简化，将指导用户选择关键元件，特别是指导进行磁芯元件的设计，以便快速开始设计流程并生成合理的原型设计。本应用指南直接参考了PIXIs设计表格，该设计表格是PI Expert™设计软件套件(<https://piexpertonline.power.com/site/login>)的一部分。

在本应用指南中，用户可能还会发现产品参考设计套件(RDK)和设计范例报告(DER)非常有用。这些套件包含原型板、指向含有完整设计信息（包括印刷电路板和测试数据的Gerber文件）的工程报告链接以及产品

样品。有关下载PI Expert以及获取RDK和此文档更新的更多信息，请访问Power Integrations的网站[www.power.com](http://www.power.com)。

## 选择开关拓扑结构

LYTSwitch-5系列器件可用于任何开关配置，如降压（抽头-降压）、降压-升压（抽头降压-升压）、

升压以及反激式（隔离和非隔离）拓扑结构，因此可广泛满足不同电压的LED灯串的任何设计要求。选用最合适的拓扑结构有时充满挑战，不过，如果使用LYTSwitch-5，设计者只需要了解输出电压、效率和ATHD目标即可。表2所示为拓扑结构选择指南。

输出电压(V)		推荐拓扑结构					备注
低压输入/ 通用 输入	高压 输入	抽头降压式或降 压-升压式	降压式	降压-升压式	升压式	反激式	
< 12	< 25	✓					受到器件在最小输入电压下的最大占空比的限制
13 – 60	27 - 100		✓				最小电压受到器件在最大输入电压下的最大导通时间的限制
> 24	> 48			✓			最大输出电压受到晶体管击穿电压的限制
$V_{OUT} > V_{IN}$					✓		
任何电压 > 3						✓	
最小估计效率		>80%	>87%	>85%	>90%	80%	
ATHD%		>15%	>15%	5% < x < 15%	>25%	5% < x < 15%	

表2. 推荐拓扑结构选择指南

## 设计范例

下面将设计一款使用LYTSwitch-5设计的12 W非隔离LED驱动器，它可以在90 VAC至264 VAC的输入电压范围内进行工作，其输出电压为75 V，输出电流160 mA，调整精度±5%，最低效率89%，并且THD <15%。

## 详细设计步骤

参照表2可知，降压-升压式拓扑结构适合这个设计的特定要求，因此将使用相应的PIXIs设计表格。所有PIXIs设计表格均可从Power Integrations网站获取：<https://pixpertonline.power.com/site/login>。

### 第1步：输入应用变量

输入：最小、额定和最大输入电压 -  $V_{ACMIN}$  [C3]、 $V_{ACNOM}$  [C4]、 $V_{ACMAX}$  [C5]、 $F_L$  [C6]

2	输入应用变量				设计标题
3	VACMIN	90.0	90.0	Volts RMS	最小交流输入电压。
4	VACNOM	230.0	230.0	Volts RMS	额定交流输入电压。
5	VACMAX	265.0	265.0	Volts RMS	最大交流输入电压。
6	FL		50	Hertz	交流工频。
7	VO_MIN		67.5	Volts DC	可维持输出稳压的保证最小VO。
8	VO	75.0	75.0	Volts DC	最差情况下的额定工作输出电压。
9	VO_OVP_MIN		85.3	Volts DC	可激活输出电压保护的最小电压。
10	IO	160.0	160.0	m-Amperes	平均输出电流规格。
11	EFFICIENCY	0.89	0.89	Dimensionless	电源总效率。
12	Z		0.50	Dimensionless	损耗分配因子。
13	PO		12.00	Watts	输出功率。

图3. PIXIs设计表格中的应用变量部分

LYTSwitch-5适用于宽输入电压应用。它可以在整个输入电压范围内维持高效率、高功率因数、低THD和严格的调整精度。

将表3用作输入电压范围与具体地区要求的对照参考。

区域	额定输入 (VAC)	最小输入 (VAC)	最大输入 (VAC)	额定频率 (Hz)
日本/美国	100 / 115	85	132	50 / 60
欧洲/世界其他地区	230 / 240	195	264	50 / 60
美国商业建筑内照明 (相间电压208 VAC)	208 / 277	177	308	60

表3. 标准的全球输入电压范围和工频

输入：额定输出电压， $V_o$  [C8]；输出电流， $I_o$  [C10]；效率[C11]；损耗分配因子， $Z$  [C12]

在大功率因数单级LED驱动器中，输出端将有非常大的低频率纹波，是输入线路频率的两倍，因此在测量输出功率时推荐使用功率表，以提高测量精度。PO [E13]的计算基于VO [C8]和IO [C10]的积分乘积，用于选择器件型号。

$$P_o = \int I_{o(t)} \times V_{o(t)} dt$$

LYTSwitch-5具有内置的锁存输出过压保护特性，当OC引脚的电流超过 $I_{Oov}$ 阈值后，IC将触发锁存关断，从而禁止开关操作，防止输出电压进一步升高。只有通过AC重新上电，才能将此保护模式重置复位。

输出过压通过偏置供电检测，它通过PIXIs计算为 $VO\_OVP\_MIN$ 。过压设置点的精度将取决于偏置绕组与输出绕组的互感(M)，耦合越好，精度就越高。因此，建议将偏置绕组靠近主绕组绕制。

对于直接输出电压感测， $NS/NB = 1$ 。或者，对于PIXIs计算，输入 $VBIAS$  [C76] =  $VO$  [C8]。

可激活输出电压保护的最小电压在单元格 $VO\_OVP\_MIN$  [E9]进行计算。

$$VO_{(OVP)MIN} = (R_{oc} \times I_{Oov} + V_{oc}) \times N/NB$$

其中，

ROC：反馈电阻从整流偏置供电绕组连接至OC引脚。典型电阻值根据额定输出电压和输出电流使用100  $\mu$ A OC电流(IOC)进行设置。

$$R_{oc} = (V_{BIAS} - V_{oc}) / I_{oc}$$

$I_{Oov}$ ：锁存过压电流阈值。最小限值为127  $\mu$ A。

$V_{oc}$ ：OC引脚电压。典型值为2.2 V。

N：输出绕组圈数。

$N_B$ ：偏置绕组圈数。

$I_{oc}$ ：100  $\mu$ A；默认用于设置输出电流。

### 最小输出电压， $VO\_MIN$ [E7]

这用来计算可维持严格稳压时的最小输出电压。

### 效率[C11]， $\eta$

使用表2中的效率估计值。实际单位可用时，输入实测效率，进一步调整输出电流。

$$\eta = \frac{P_o}{P_{IN}}$$

### 损耗分配因子， $Z$ [E12]

分配因子是输出与总损耗的比值。它用于变换器DC-DC部分的效率，可计算LYTSwitch-5的输入功率和漏极电流。典型值为0.5。

$$Z = \frac{\text{次级损耗}}{\text{总损耗}}$$

## 第2步: LYTSwitch-5设计变量

17	LYTSwitch-5设计变量				
18	BREAKDOWN VOLTAGE	725		725 Volts DC	在650V与725V之间选择。
19	GENERIC DEVICE	自动		LYT52X6D	已选择的LYTSwitch-5一般器件。
20	ACTUAL DEVICE			LYT5226D	已选择的LYTSwitch-5器件代码。
21	ILIMITMIN			1.767 Amperes	器件最小电流限流点。
22	ILIMITTYP			1.900 Amperes	典型电流限流点。
23	ILIMITMAX			2.033 Amperes	最大电流限流点。
24	IP_MOSFET			1.520 Amperes	最差情况下的MOSFET峰值漏极电流。
25	TON_MIN			1.192 u-seconds	最差情况下的MOSFET最小导通时间。
26	TON_MAX			3.138 u-seconds	最差情况下的MOSFET最大导通时间。
27	Iavg_MOSFET			0.141 Amperes	最差情况下的MOSFET平均漏极电流。
28	IRMS_MOSFET			0.301 Amperes	最差情况下的MOSFET最大RMS电流。
29	KDP			1.118 Dimensionless	MOSFET关断时间与次级二极管导通时间的比率。
30	VDRAIN			490.7 Volts DC	最差情况下的MOSFET估计漏极电压。

图4. PIXIs设计表格中的LYTSwitch-5设计变量部分

实际器件[E20]将根据输入电压和计算出的输出功率自动选择。在击穿电压[E18]单元格中, 高压输入自动选择725 V元件, 低压输入自动选择650 V元件。不过, 用户可以根据实际要求覆盖默认的选择。如果MOSFET上的实测应力电压远低于650 V, 选择650 V元件; 如果温度裕量要求并不重要, 选择具有更小MOSFET的器件。

所选器件对应的数据手册电流限流点规定值 ( $I_{LIMIT(MIN)}$  [E21]、 $I_{LIMIT(TYP)}$  [E22]及 $I_{LIMIT(MAX)}$  [E23]) 将会显示, 需要用这些值计算其他的设计磁性参数。

**MOSFET峰值电流, IP\_MOSFET [E24]**

为确保DCM正常工作, 最高理论工作峰值电流不应超过器件的最小电流限流点。

**最小导通时间, TON\_MIN [E25]**

最小导通时间工作方式基于最小输出电压 $V_{O\_MIN}$  [E7], 确保获得精确的输出电流调整率。

**最大导通时间, TON\_MAX [E26]**

最大工作导通时间( $T_{ON\_MAX}$ )基于输出电压的最大公差(假定为110%), 确保获得精确的输出电流调整率。

**器件MOSFET平均电流及RMS电流, Iavg\_MOSFET [E27]、IRMS\_MOSFET [E28]**

MOSFET平均电流( $I_{avg\_MOSFET}$ )和RMS电流( $I_{rms\_MOSFET}$ )用于估计器件MOSFET的导通损耗。

**纹波电流与峰值电流的比率, KDP [E29]**

KDP是MOSFET关断时间与次级二极管导通时间的比率(见图5), 建议KDP大于1, 确保采用非连续导通模式进行工作。

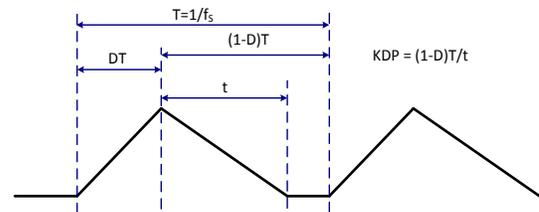


图5. 电感电流图示。KDP &gt; 1可确保非连续导通模式(DCM)工作。

**MOSFET漏极到源极电压应力, VDRAIN [E30]**

漏极到源极电压应力( $V_{DRAIN}$ )根据最大输入电压和120%的 $V_o$ 进行计算, 以确定过压条件。

## 第3步：器件设定参数

34	器件设定参数			
35	RDO		6 k-ohms	DO引脚电阻。
36	RDS		6 k-ohms	降压-升压式变换器中连接至DS引脚的电流感测设定电阻。

图6. 设计表格的器件设定参数输入

## 数据输出电阻, RDO [E35]

默认值为6 kΩ。

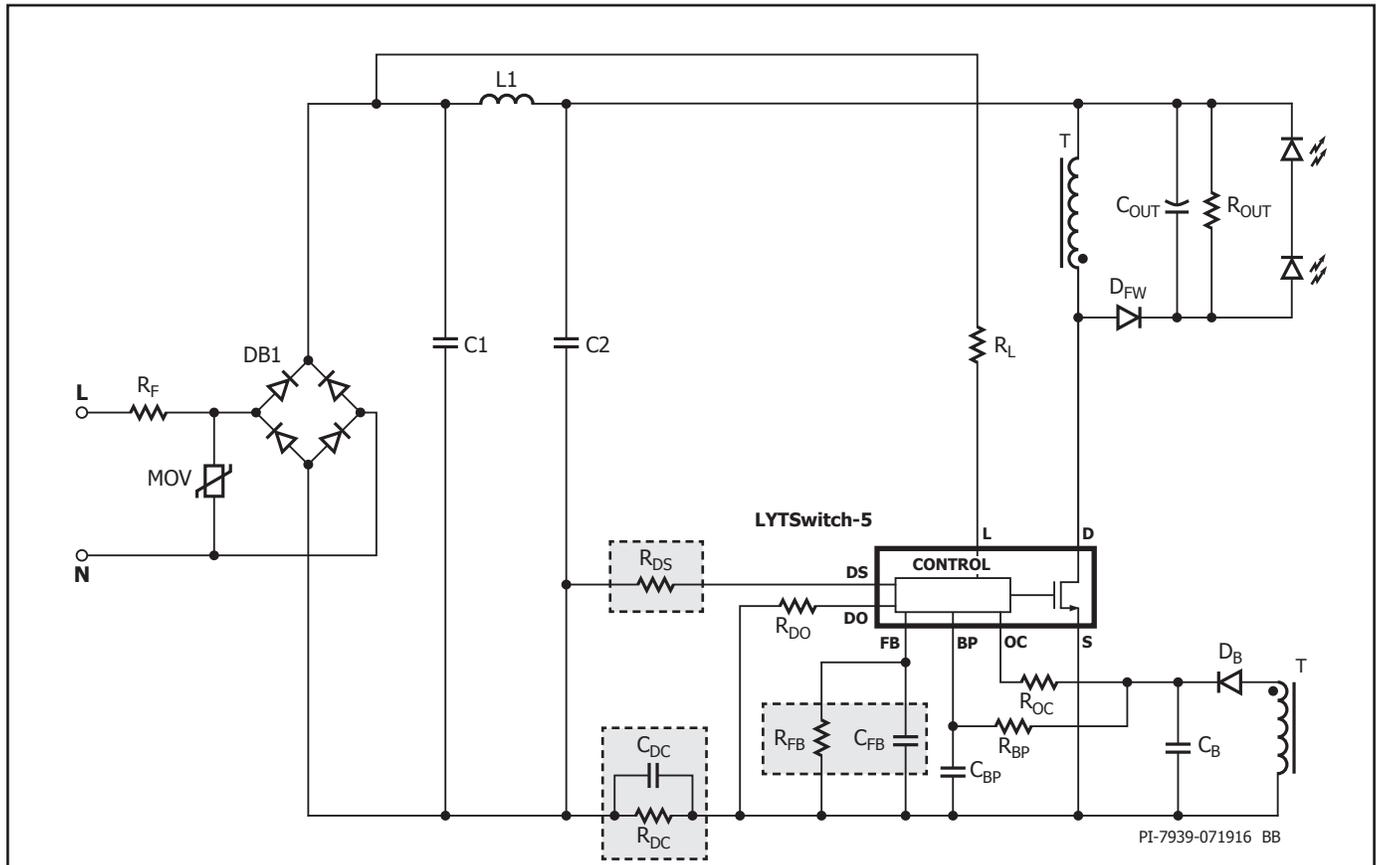
## 拓扑结构选择电阻RDS [E36]

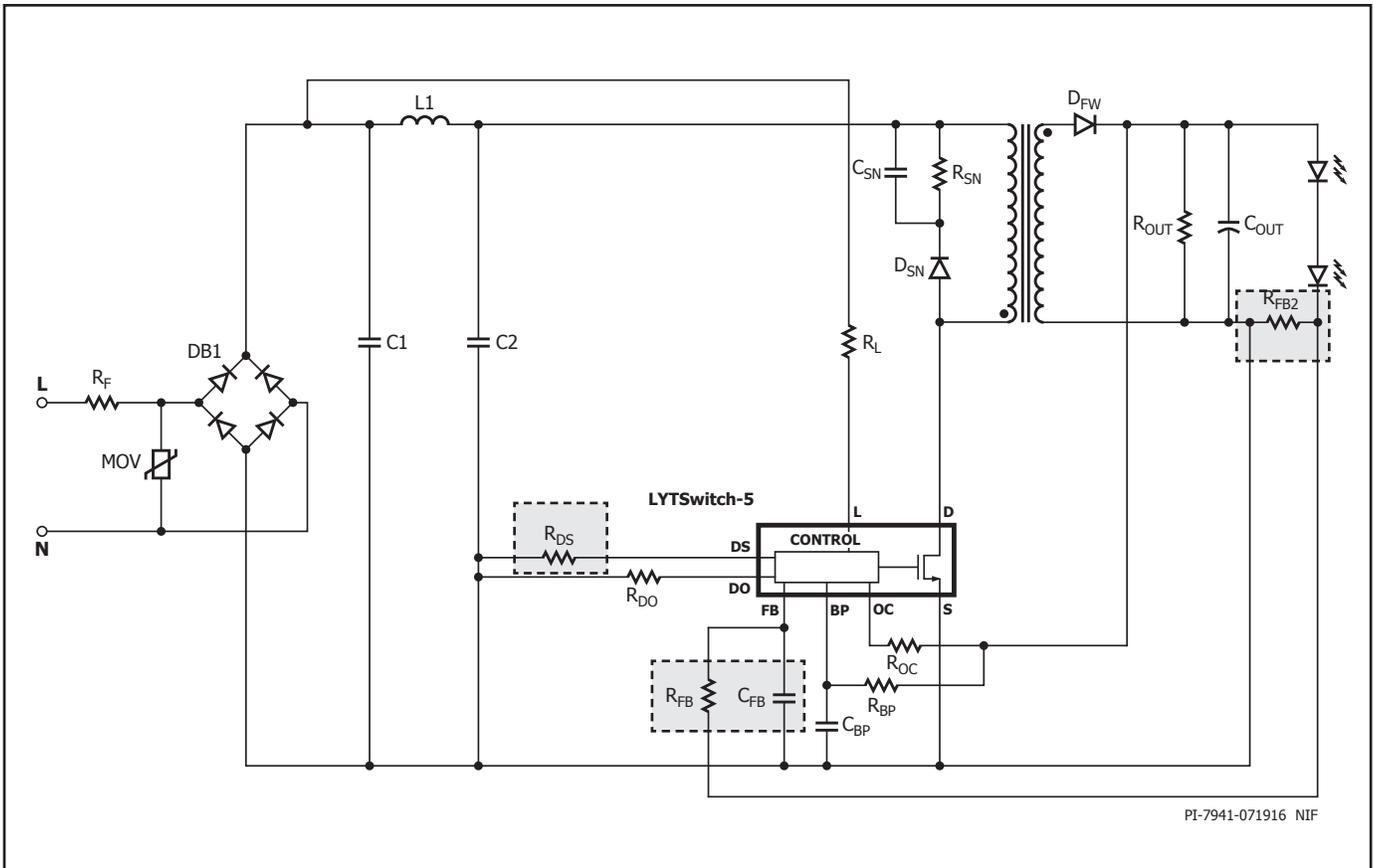
PIXIs设计表格会为电阻RDS分配一个默认值。通过LYTSwitch-5感测输出电流来维持良好的调整精度的方式有两种，它们分别是间接(PSR)调整和直接(SSR)感测。这两种调整方式取决于拓扑结构，并通过RDS电阻值进行设定。当使用输出接地参考不常见于IC控制器的输入接地参考的拓扑结构（如降压式或隔离反激式间接电流感测(PSR)）时，将无需使用复杂的光耦或电平变换器电路。感测通过RDC感测电阻进行，此时信号会通过RDS电阻馈入IC的驱动器电流感测(DS)引脚。信号在内部进行处理，内推值输出至由 $C_{FB}$ 和 $R_{FB}$ 滤波的反馈(FB)引脚（见图7）。如果接地参考常见于输入和输出电路之间，则使用后者。对于直接感测

(SSR)， $R_{DS}$ 电阻只是简单地连接至源极引脚，反馈引脚用于通过与负载串联的 $R_{FB2}$ 感测电阻直接感测输出电流，并且需要使用一个小型低通滤波器（ $R_{FB}$ 和 $C_{FB}$ ）来处理反馈信号（见图7）。

RDS (Ω)	电流感测	拓扑结构
6 k	间接或初级感测调整 (PSR)	降压、降压-升压、隔离反激
24 k	直接或次级感测调整 (SSR)	非隔离反激、升压

表4. 拓扑电流感测的RDS电阻选择

图7. 电路原理图所示为降压-升压拓扑结构中用于间接感测输出电流的 $R_{DS}$ 、 $R_{DC}$ 、 $R_{FB}$ 及 $C_{FB}$



PI-7941-071916 NIF

图8. 电路原理图所示为非隔离反激拓扑结构中用于直接感测输出电流的 $R_{DS}$ 、 $R_{FB2}$ 、 $R_{FB}$ 及 $C_{FB}$ 

请参阅附录A中其他拓扑结构的电路原理图。

#### 第4步：输入电感磁芯和结构变量磁芯类型、AE、LE、AL、VE、AW、BW

40	输入电感磁芯/结构变量			
41	CORE TYPE	EFD15	EFD15	磁芯类型。
42	AE		15.00 mm <sup>2</sup>	磁芯等效截面积。
43	LE		34.00 mm	磁芯等效路径长度。
44	AL		700 nH/T <sup>2</sup>	无气隙磁芯等效电感量。
45	VE		510 mm <sup>3</sup>	磁芯体积。
46	AW		19.03 mm <sup>2</sup>	骨架窗口面积。
47	BW		8.85 mm	骨架绕组宽度。

图9. 设计表格中的输入电感磁芯和结构变量部分

磁芯类型的选择默认设置为“自动”。设计表格将自动选择最小但适合指定输出功率的常用磁芯。如果设计者偏好使用不同类型的磁芯，可从PIXIs设计表格的单元格磁芯类型[C41]的下拉菜单中选择常见磁芯列表，或者手动输入需要使用的磁芯的参数。

灰色单元格可用来将磁芯和骨架参数输入到单元格AE [C42]、LE [C43]、AL [C44]、VE [C45]、AW [C46]和[C47]。如果使用设计表格中没有的或其它特殊的磁芯和骨架，则可以方便地在这些灰色单元格内输入相应的参数。

## 第5步：输入变压器设计参数

51	变压器设计参数				
52	电感参数				
53	INDUCTANCE	325		325 u-Henrys	典型电感值。
54	INDUCTOR_TOL	5		5 %	电感公差。
55	INDUCTANCE_MIN			309 u-Henrys	最小电感值。
56	INDUCTANCE_MAX			341 u-Henrys	最大电感值。
57	N	121		121 Turns	电感圈数。
58	ALG			22.20 nH/T <sup>2</sup>	带气隙磁芯等效电感量。
59	BM			2857 Gauss	最大磁通密度。
60	BP			3822 Gauss	峰值磁通密度。
61	BAC			1429 Gauss	在最差情况下，磁芯损耗曲线中的交流磁通密度（0.5 × 峰值到峰值）。
62	LG			0.8 mm	磁芯气隙长度。
63	LAYERS_DESIRED			5 Dimensionless	所需的电感绕组层数。
64	LAYERS_ACTUAL			4.61 Dimensionless	实际电感绕组层数。
65	AWG			29 AWG	电感的线规。
66	OD_INDUCTOR_INSULATED			0.337 mm	电感绕组导线带绝缘层的外径。
67	OD_INDUCTOR_BARE			0.286 mm	电感绕组导线不带绝缘层的外径。
68	IRMS_INDUCTOR			0.452 Amperes	流经电感绕组的最大RMS电流。
69	CMA_INDUCTOR			280 Cmil/A	电感绕组CMA。
70	J_INDUCTOR			7.04 A/mm <sup>2</sup>	电感绕组电流密度。
71	PRIMARY WINDING FILL FACTOR			72% Dimensionless	电感绕组填充的骨架窗口的百分率。

图10. 设计表格中的变压器设计参数部分: 电感参数

## 电感[E53]

此参数是主电感的目标额定初级电感。如果留空，设计表格将根据 VAC\_MIN [E53] 计算电感量，保证在整个输入电压范围内维持非连续导通模式。用户可以灵活地将计算值覆盖到单元格[C53]，并根据所需的工作方式优化电感量。

## 电感公差[E54]、Inductance\_Min[E55]及Inductance\_Max[E56]

可以在单元格[C54]中分配预计的电感生产公差。此公差用于计算初级电流和工作占空比的电气参数的最差条件。

## 电感圈数，N [E57]

此参数是主初级绕组的圈数。设计表格将根据估计的最大磁通密度BM [E59]和最差情况下的交流磁通密度BAC [E61]自动优化圈数。用户可以将圈数分配到单元格[C57]，以进行必须有的调整。

$$N = \text{INDUCTANCE}_{(MAX)} \times IP_{(MOSFET/BM)} \times A_E$$

## 开气隙后的磁芯等效电感量，ALG [E58]

ALG (nH/T<sup>2</sup>)用于磁芯生产，以设置变压器的电感。变压器供应商用此参数来确定磁芯中心柱气隙。此参数是获得的磁芯圈数平方的电感量值。

## 最大工作磁通密度，BM [E59]

为避免在最大工作温度下正常工作时出现磁芯饱和，建议采用3300高斯的最大值。

## 峰值磁通密度，BP [E60]

建议采用4200高斯最大值，以避免磁芯饱和。峰值磁通密度通常发生于启动期间和/或输出短路条件下。峰值磁通密度估计出现在器件最大电流限流点。必须进行验证，确保在启动时、最大负载及最大环境温度下不会发生磁芯饱和。

$$BP = \text{INDUCTANCE}_{(MAX)} \times I_{LIMIT(MAX)/N} \times A_E$$

## 交流磁通密度，BAC [E61]

此磁通密度用于估计给定磁芯材料和体积在稳态条件下的磁芯损耗。  
BAC = 0.5 × BM。

## 磁芯气隙长度，LG [E62]

变压器生产中使用气隙来根据磁芯材料磁导率(AL)设置正确的电感(AL)。

## Layers\_Desired [E63]及Layers\_Actual [E64]

绕组层数用来估算适合变压器骨架的磁线的尺寸。

## 变压器导线详细信息，OD\_Diameter\_Insulated [E66]

带绝缘层的导线外径使用最大外径进行计算，这样可使导线适合给定的初级绕组圈数(N)、骨架宽度(BW)和分配的绕组层数(L)。

## 电感RMS电流，IRMS\_Inductor [E68]

RMS电流可用于估计电感的绕组铜损耗。

设计表格中给出的其他有用磁性性能参数有：

OD\_Inductor\_Bare [E67]，不带绝缘层的导线的直径

CMA\_Inductor [E69]，电感绕组等效圆密耳面积。

Current\_Density [E70]，电感绕组等效电流密度。

初级绕组填充系数[E71]，初级绕组填充的用于估计是否有充足空间的骨架窗口百分率。

灰色单元格[C53]、[C54]、[C57]、[C63]和[C65]可用于输入所需的参数。

### 第6步：变压器偏置绕组及偏置元件

向旁路引脚供电电流所需的偏置供电即使在所有输入和输出条件下都能正常工作，并且还能向OC引脚提供用于调整的反馈信息。整流二极管可以是电压额定值高于设计表格中的给定值(PIVBS [E77])的任意快速或超快速恢复二极管，此值通常>200 V且电流额定值>200 mA。1N4936和UF4004就是很好的示例。

$$PIV_{BS} = BIAS_{TURNS/N} \times VAC_{MAX} \times \sqrt{2} + BIAS$$

灰色单元格[C74]和[C76]可用于分别输入所需的 $VD_{BIAS}$ 和 $V_{BIAS}$ 参数。

73	偏置绕组参数				
74	VD_BIAS		0.70	Volts DC	偏置绕组二极管正向电压降。
75	BIAS TURNS		21	Turns	偏置绕组圈数。
76	VBIAS		12.0	Volts DC	偏置电压。检查最小VO和VACMAX下的性能。
77	PIVBS		77.0	Volts DC	输出整流管最大峰值反向电压（在VACMAX下计算）。
78	CBIAS		22.0	u-Farads	偏置绕组整流电容。
79	RBP		6.36	k-Ohms	假定向BP引脚供应1mA电流的偏置供电电阻。
80	CBP		2.2	u-Farads	最小BP引脚电容。

图11. 设计表格中的变压器偏置绕组参数部分

### 偏置二极管正向电压降, VD\_BIAS [E74]

偏置整流二极管的典型正向电压降默认值为0.7 V。

### 偏置绕组圈数, BIAS\_TURNS [E75]

此偏置绕组圈数根据所选的偏置电压和输出电压进行计算。

$$BIAS_{TURNS} = (V_{BIAS} + VD_{BIAS}) / (V_O + VF_{DIODE}) \times N$$

### 偏置电压, V\_BIAS [E76]

默认最小值为12 V，用以确保偏置绕组的供电电压支持IC。不推荐过大的电压纹波，必须使用至少10 μF的电解电容滤波器。如果使用陶瓷型电容，推荐使用22 μF的值，以便该类型的电容有足够的公差。

对于要求采用更宽的LED电压范围的设计，推荐将偏置电源提高到20 V，以便在较低的LED电压下维持精确的调整率。

### 输出整流管最大反向峰值电压, PIV\_BS [E77]

此参数是偏置二极管在最大输入电压下的最大应力电压。

### 第7步：次级输出二极管参数

使用超快速二极管用于输出整流，推荐的

二极管电流额定值应为输出电流的2倍，也即 $2 \times I_O < I_{AVG(DIODE)}$ ，以提高效率。

### 输出二极管电压降, VF\_DIODE [E85]

输入输出二极管的平均正向电压降。

PN二极管取值0.7 V。此二极管的估计正向功率损耗通过 $I_O \times V_F$ 的乘积进行估计。

### 输出二极管RMS电流, IRMS\_DIODE [E86]

流经二极管的RMS电流的计算结果可用来计算电感的铜损耗。

### 输出二极管峰值电流, IP\_DIODE [E87]

输出二极管中的峰值电流在最差条件下进行计算，可引导用户选择二极管电流额定值和封装尺寸。

### 峰值反向二极管电压, PIV\_DIODE [88]

此参数用来选择输出二极管的电压额定值。最差情况下的反向峰值电压在开路负载条件（最差条件）下计算。

对于降压-升压式：

$$PIV_{DIODE} = VAC_{MAX} \times \sqrt{2} + VO_{MAX}$$

84	次级二极管参数				
85	VF_DIODE		0.7	Volts DC	输出二极管正向电压降。
86	IRMS_DIODE		0.375	Amperes	在LP_MIN、VACMIN及PO_MAX下的二极管RMS电流。
87	IP_DIODE		1.520	Amperes	在LP_MIN、VACMAX及PO_MAX下的二极管峰值电流。
88	PIV_DIODE		506.0	Volts DC	在输出二极管VO_MAX下的峰值反向电压。

图12. 设计表格中的次级二极管参数部分

**第8步：带微调的反馈及保护参数**

此部分指导用户选择在设计中使用的外围元件，以达到目标输出电流。如果将此部分留空，软件将建议在原型设计中使用初始值。原型设计构建完成后，可以使用灰色单元格[C93]、[C96]、[C98]、[C99]和[C101]进行微调。

**实际偏置电压，VBIAS\_MEASURED [E98]**

输入实际偏置电压以微调输出电流。由于变压器漏感的存在，实际值可能与计算值有显著差异。

92	带微调的反馈及保护参数				
93	RL		3.74	M-Ohms	标准(E96 / 1%) L引脚电阻。
94	OVP_LINE		317.3	Volts RMS	基于实际所用L引脚电阻的输入过压。
95	RDC_THEORETICAL		2.84	Ohms	理论DS引脚感测电阻。
96	RDC		2.87	Ohms	标准(E96 / 1%) DS引脚感测电阻。
97	CDC		10.0	u-Farads	与DS引脚感测电阻并联的标准电容。
98	VBIAS_MEASURED		12.0	Volts DC	实际测量的（偏置电容上的）实际偏置电压。
99	VO_MEASURED		75.0	Volts DC	实际测量的实际负载电压。
100	ROC		100.0	k-Ohms	标准(E96 / 1%) OC引脚电阻。
101	IO_ACTUAL		160.0	m-Amperes	实际测量的实际输出电流。
102	RFB_THEORETICAL		41.8	k-Ohms	RFB的计算值（使用RDS、ROVP及RL计算）
103	RFB		42.2	k-Ohms	标准(E96 / 1%) F引脚电阻。
104	CFB		150.0	n-Farads	连接至F引脚的标准电容。

图13. 设计表格中的带微调的反馈和保护参数

**输入电压感测电阻，RL [E93]**

输入电压感测电阻用于输入电压稳压补偿、调光相位角测量以及输入过压检测。为实现精确的输出电流调整和精确的输入电压测量，推荐使用公差为1%的电阻。此外，还推荐对高压输入应用使用2-1206或2-1/4 W封装电阻，对低压输入应用使用1-1206或1-1/4 W封装电阻。

$$R_L = VAC_{MAX} \times \sqrt{2} / I_{LOV}$$

**输入过压，OVP\_LINE [E94]**

此保护针对输入电压涌和电压骤升提供。达到阈值后，电源将进入自动重启。设计表格将OVP保护的等效RMS输入电压。

$$OVP_{LINE} = R_L \times I_{LOV+} \times \sqrt{2}$$

其中，

$I_{LOV+}$ ：输入过压的电流阈值，数据手册中规定的典型值为120  $\mu$ A。

**理论漏极电流感测电阻，RDC\_THEORETICAL [E95]**

要在漏极电流感测中使用的理想电阻值是计算得出的。电阻的电压降通过DS引脚感测，此感测电阻的推荐平均电压降为200 mV。

**标准漏极电流感测电阻，RDC [E96]**

此参数可确定最接近RDC\_THEORETICAL的标准1%电阻值，降低与其他电阻并联以实现输出对中的需要，此外还可节省成本和空间（图8）。

**漏极电流感测电阻的电容容量，CDC [E97]**

此参数是指漏极电流感测电阻(RDC)的电容(CDC)，此电容可对开关漏极电流进行滤波，降低感测电阻的IRMS功率耗散。

推荐使用低ESR陶瓷型电容。铝电解电容由于尺寸大、成本高以及具有相对较高的ESR和高电容公差，因此不推荐使用。

**实际输出电压，VO\_MEASURED [E99]**

输入LED负载的实际输出电压以微调输出电流。

**输出电流补偿电阻，ROC [E100]**

负载变化、输出过压保护和输出短路经由补偿电阻(ROC)通过偏置电压进行监测。设计表格将根据实际偏置电压(VBIAS\_MEASURED)计算此电阻。推荐在此位置使用1%公差的电阻，以获得严格的输出电流公差。

**实际输出电流，IO\_ACTUAL [E101]**

输入测量出的实际电流，微调外围元件将输出对中所需水平。

**理论反馈电阻，RFB\_THEORETICAL [E102]**

设计表格会计算确切的反馈电阻阻值，并根据测量出的实际输出电流设置输出电流。

**反馈电阻，RFB [E103]**

设计表格将确定最接近的单个阻值用于RFB，避免元件并联，从而获得所需的电流。但是，如果应用要求使用严格的输出电流公差，则使用RFB\_THEORETICAL计算得出的阻值。

**反馈滤波器电容，CFB [E104]**

反馈电流的滤波器电容可将信号平均至所需的反馈引脚平均电压水平。所需的时间常数介于3 ms至6 ms的范围内，以通过严格的电流调整率维持稳定的工作。

$$t_C = C_{FB} \times R_{FB}$$

有关其他拓扑结构的PIXIs设计表格，请见PI公共网站(<https://piexpertonline.power.com/site/login>)

附录A:

LYTSwitch-5拓扑结构配置

基本电路原理图	主要特色
<p>PI-7938-071916 Buck</p>	<p>降压式</p> <p>优势</p> <ul style="list-style-type: none"> <li>• 效率最高</li> <li>• 元件数量最少, 体积小</li> <li>• 简单的低成本电感</li> <li>• 低漏极 - 源极电压应力</li> <li>• EMI 性能最佳 / 滤波元件数目最少</li> </ul> <p>限制</p> <ul style="list-style-type: none"> <li>• 非隔离</li> </ul>
<p>PI-7939-071916 BB</p>	<p>降压-升压式</p> <p>优势</p> <ul style="list-style-type: none"> <li>• 非常适合非隔离高输出电压设计</li> <li>• 高效率</li> <li>• 元件数目少</li> <li>• 可以使用简单、常见的低成本功率电感</li> <li>• THD最低</li> </ul> <p>限制</p> <ul style="list-style-type: none"> <li>• 最大VOUT受到MOSFET击穿电压的限制</li> <li>• 非隔离</li> </ul>
<p>PI-7942-071916 Boost</p>	<p>升压式</p> <p>优势</p> <ul style="list-style-type: none"> <li>• 非常适合非隔离高输出电压设计;</li> <li>• <math>V_o &gt; V_{in}</math></li> <li>• 效率最高</li> <li>• 元件数目最少</li> <li>• 简单的常用低成本电感</li> </ul> <p>限制</p> <ul style="list-style-type: none"> <li>• 最大VOUT受到MOSFET击穿电压的限制</li> <li>• 单输入线电压范围</li> <li>• 非隔离</li> <li>• 高THD</li> </ul>

图16. 升压式拓扑结构

## 基本电路原理图

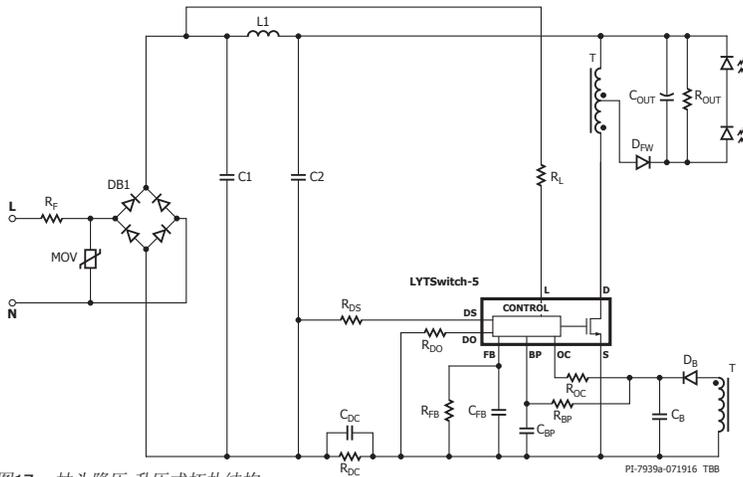


图17. 抽头降压-升压式拓扑结构

## 主要特色

抽头降压-升压式

优势

- 非常适合低输出电压(<25 V)
- 简单的常用低成本抽头电感
- 低THD

限制

- 最大VOUT受到MOSFET击穿电压的限制

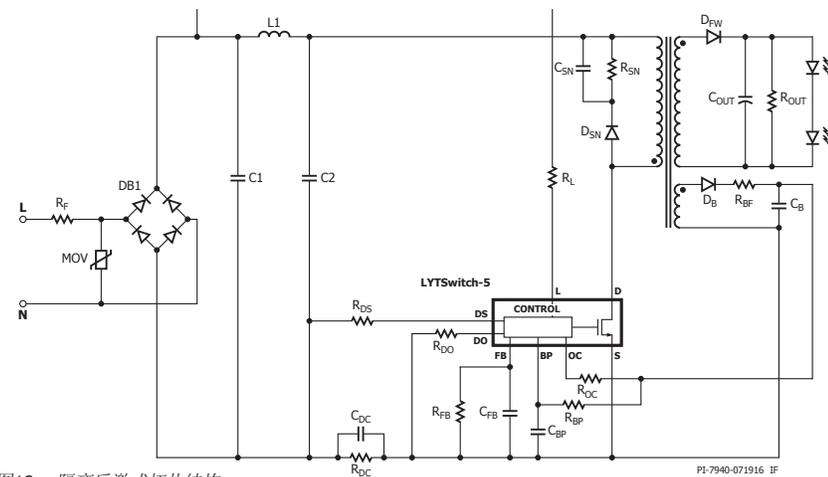


图18. 隔离反激式拓扑结构

隔离反激式

优势

- 提供隔离输出
- 支持最宽范围的输出电压
- THD最低

限制

- 反激式变压器
- 总效率被变压器中的寄生电容和电感降低
- 需要更大的PCB面积来满足隔离要求
- 要求使用额外的元件（初级嵌位和偏置电路）
- 开关和绕组RMS电流较大，会增大损耗和降低效率

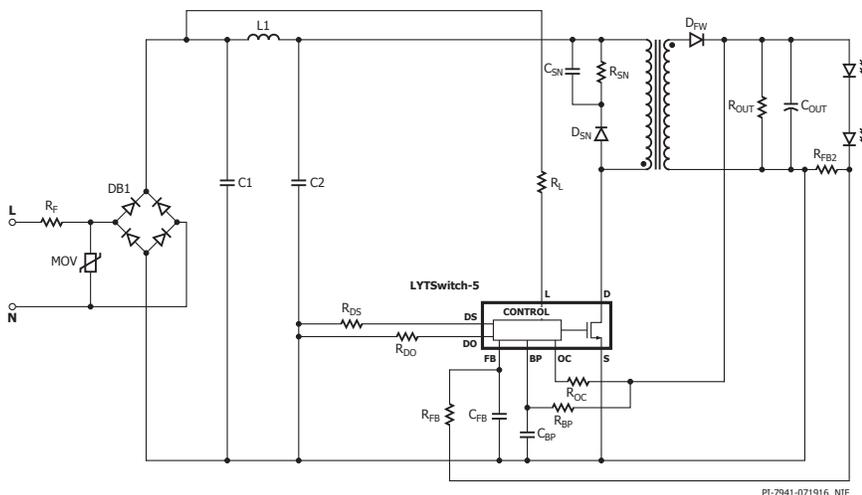


图19. 非隔离反激式拓扑结构

非隔离反激式

优势

- 直接感测输出电流
- 支持最宽范围的输出电压
- 低THD

限制

- 反激式变压器
- 总效率被变压器中的寄生电容和电感降低
- 需要更大的PCB面积来满足隔离要求
- 要求使用额外的元件（初级嵌位和偏置电路）
- 开关和绕组RMS电流较大，会增大损耗和降低效率

修订版本	注释	日期
A	初始版本。	07/16

## 有关最新产品信息, 请访问: [www.power.com](http://www.power.com)

Power Integrations reserves the right to make changes to its products at any time to improve reliability or manufacturability. Power Integrations does not assume any liability arising from the use of any device or circuit described herein. POWER INTEGRATIONS MAKES NO WARRANTY HEREIN AND SPECIFICALLY DISCLAIMS ALL WARRANTIES INCLUDING, WITHOUT LIMITATION, THE IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE, AND NON-INFRINGEMENT OF THIRD PARTY RIGHTS.

## Patent Information

The products and applications illustrated herein (including transformer construction and circuits external to the products) may be covered by one or more U.S. and foreign patents, or potentially by pending U.S. and foreign patent applications assigned to Power Integrations. A complete list of Power Integrations patents may be found at [www.power.com](http://www.power.com). Power Integrations grants its customers a license under certain patent rights as set forth at <http://www.power.com/ip.htm>.

## Life Support Policy

POWER INTEGRATIONS PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF POWER INTEGRATIONS. As used herein:

1. A Life support device or system is one which, (i) is intended for surgical implant into the body, or (ii) supports or sustains life, and (iii) whose failure to perform, when properly used in accordance with instructions for use, can be reasonably expected to result in significant injury or death to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

The PI logo, TOPSwitch, TinySwitch, SENZero, SCALE-iDriver, Qspeed, PeakSwitch, LYTSwitch, LinkZero, LinkSwitch, InnoSwitch, HiperTFS, HiperPFS, HiperLCS, DPA-Switch, CAPZero, Clampless, EcoSmart, E-Shield, Filterfuse, FluxLink, StakFET, PI Expert and PI FACTS are trademarks of Power Integrations, Inc. Other trademarks are property of their respective companies. ©2016, Power Integrations, Inc.

## Power Integrations全球销售支持网络

### 全球总部

5245 Hellyer Avenue  
San Jose, CA 95138, USA.  
Main: +1-408-414-9200  
Customer Service:  
Phone: +1-408-414-9665  
Fax: +1-408-414-9765  
e-mail: [usasales@power.com](mailto:usasales@power.com)

### 中国 (上海)

Rm 2410, Charity Plaza, No. 88  
North Caoxi Road  
Shanghai, PRC 200030  
Phone: +86-21-6354-6323  
Fax: +86-21-6354-6325  
e-mail: [chinasales@power.com](mailto:chinasales@power.com)

### 中国 (深圳)

17/F, Hivac Building, No. 2, Keji Nan  
8th Road, Nanshan District,  
Shenzhen, China, 518057  
Phone: +86-755-8672-8689  
Fax: +86-755-8672-8690  
e-mail: [chinasales@power.com](mailto:chinasales@power.com)

### 德国

Lindwurmstrasse 114  
80337 Munich  
Germany  
Phone: +49-895-527-39110  
Fax: +49-895-527-39200  
e-mail: [eurosales@power.com](mailto:eurosales@power.com)

### 德国

HellwegForum 1  
59469 Ense  
Germany  
Tel: +49-2938-64-39990  
e-mail: [igbt-driver.sales@power.com](mailto:igbt-driver.sales@power.com)

### 印度

#1, 14th Main Road  
Vasanthanagar  
Bangalore-560052 India  
Phone: +91-80-4113-8020  
Fax: +91-80-4113-8023  
e-mail: [indiasales@power.com](mailto:indiasales@power.com)

### 意大利

Via Milanese 20, 3rd. Fl.  
20099 Sesto San Giovanni (MI) Italy  
Phone: +39-024-550-8701  
Fax: +39-028-928-6009  
e-mail: [eurosales@power.com](mailto:eurosales@power.com)

### 日本

Kosei Dai-3 Bldg.  
2-12-11, Shin-Yokohama,  
Kohoku-ku  
Yokohama-shi, Kanagawa  
222-0033 Japan  
Phone: +81-45-471-1021  
Fax: +81-45-471-3717  
e-mail: [japansales@power.com](mailto:japansales@power.com)

### 韩国

RM 602, 6FL  
Korea City Air Terminal B/D, 159-6  
Samsung-Dong, Kangnam-Gu,  
Seoul, 135-728, Korea  
Phone: +82-2-2016-6610  
Fax: +82-2-2016-6630  
e-mail: [koreasales@power.com](mailto:koreasales@power.com)

### 新加坡

51 Newton Road  
#19-01/05 Goldhill Plaza  
Singapore, 308900  
Phone: +65-6358-2160  
Fax: +65-6358-2015  
e-mail: [singaporesales@power.com](mailto:singaporesales@power.com)

### 台湾

5F, No. 318, Nei Hu Rd., Sec. 1  
Nei Hu Dist.  
Taipei 11493, Taiwan R.O.C.  
Phone: +886-2-2659-4570  
Fax: +886-2-2659-4550  
e-mail: [taiwansales@power.com](mailto:taiwansales@power.com)

### 英国

Cambridge Semiconductor,  
a Power Integrations company  
Westbrook Centre, Block 5, 2nd Floor  
Milton Road  
Cambridge CB4 1YG  
Phone: +44 (0) 1223-446483  
e-mail: [eurosales@power.com](mailto:eurosales@power.com)