HiperLCS-2芯片组

集成了600V半桥同步整流和FluxLink反馈控制的
离线式LLC开关IC

产品特色

高度集成，外形紧凑
- 效率最高可达98.1%
- 元件数量极少，超薄超小封装
- 使用散热片时的最大输出功率可达1650W
- 启动时自供电
- 600V半桥、可靠耐用的快速恢复体二极管、自动死区时间、硬开关检测、电流检测和温度检测
- 半桥自动死区时间和硬开关检测
- 可选中心频率（90、120、180、240kHz）
- 具有快速动态响应的次级侧检测和反馈控制
- 同步整流驱动器
- 内部集成FluxLink™控制链路，且满足HIPOT（高压绝缘）要求

EcoSmart™ – 高效节能
- 在输入电压检测电路工作的情况下空载功耗低至65mW
- 0-100%动态负载，输出始终在调整范围内
- 轻松符合全球所有能效标准

先进的保护/安全特性
- 半桥和同步整流共通保护
- 上电引脚开路/短路检查
- 系统短路、过温关断保护、半桥过流保护、FB引脚开路、快速输入欠压/过压保护以及PMAX保护

可灵活扩展的输出功率
- 80W – 1440W，适用于适配器设计（自然对流）
- 520W – 1650W，适用于敞开式设计（强制风冷）

可选特性
- 可选的输出过压/欠压故障响应方式（自动重启动或锁存关断）
- 锁存或滞回的初级侧过温保护特性
- 外部故障检测和远程开关
- 浪涌继电器驱动输出引脚
- 为PFC级提供启动偏置供电

完全符合各项安规要求
- 加强绝缘，绝缘强度>4000VAC
- 通过UL1577绝缘强度4000VAC（最大值）、CQC和TUV (EN62368-1)安全认证

支持的应用场景
- 高达1650W连续输出功率的高效电源
- 消费电子产品 - 电视机、个人电脑、电单车、电动摩托车/踏板车和电动工具充电器

说明

HiperLCS™-2芯片组可实现电源的高效率和小型化，在不需要使用散热片的情况下最大输出功率可达220W，使用散热片时最大输出功率可达1650W。该IC芯片组可简化LLC谐振功率变换器的设计和制造。LCS726x初级侧器件是内部集成600V FREDFET的半桥功率器件，具有控制、电平变换、驱动和自供电启动功能。LSR2000C主控制器器件提供加强绝缘反馈、输出检测和同步整流管理。

HiperLCS-2芯片组集成了多项保护特性，包括输入过压及欠压保护、输出过压保护以及过温关断。器件故障响应选项支持锁存与自动重启动的常用组合，这是充电器、适配器、消费电子产品和工业系统等应用所要求的特性。

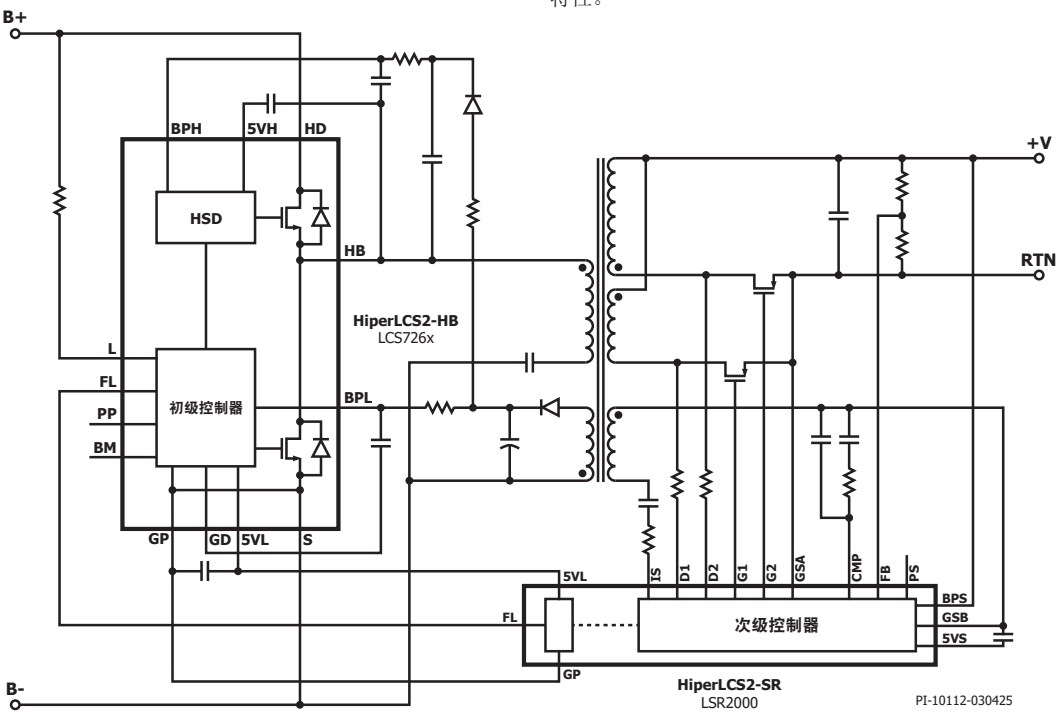


图 1.　典型应用基本原理图

本产品已获得专利和/或正在申请专利之中。

输出功率对照表

功率器件	安全隔离器件	385VDC ±5%		
		适配器[1]	强制风冷[2]	峰值功率[3]
LCS7260C	**LSR2000C**	80W	不适用	135W
LCS7262C		120W	不适用	205W
LCS7265C		220 W	不适用	375W
LCS7265Z		460W	520W	780W
LCS7268Z		720W	830W	1225W
LCS7269Z		1440W	1650W	2450W

表 1. 输出功率对照表

备注：

1. 功率器件：最小连续输出功率是在典型的特定尺寸无风冷密闭适配器应用中、环境温度为40ºC的条件下测量得到的。最大输出功率取决于具体设计，并且工作结温T_J必须保持在110ºC以下。
2. 强制风冷：散热片和气流相结合，足以使T_J保持在110ºC以下
3. 功率器件：最小峰值功率能力（不受温度限制）。其中，峰值功率比率(Pk) = 峰值功率(50ms) / 常态功率(适配器) < = 170%。

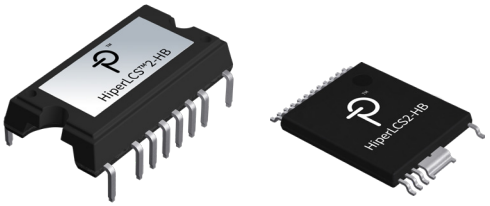


图 2. 初级侧封装。
（左）POWeDIP-20B
（右）InSOP-24C
顶视图

图 3. HiperLCS2-SR。
安全隔离封装，
InSOP-24D
顶视图

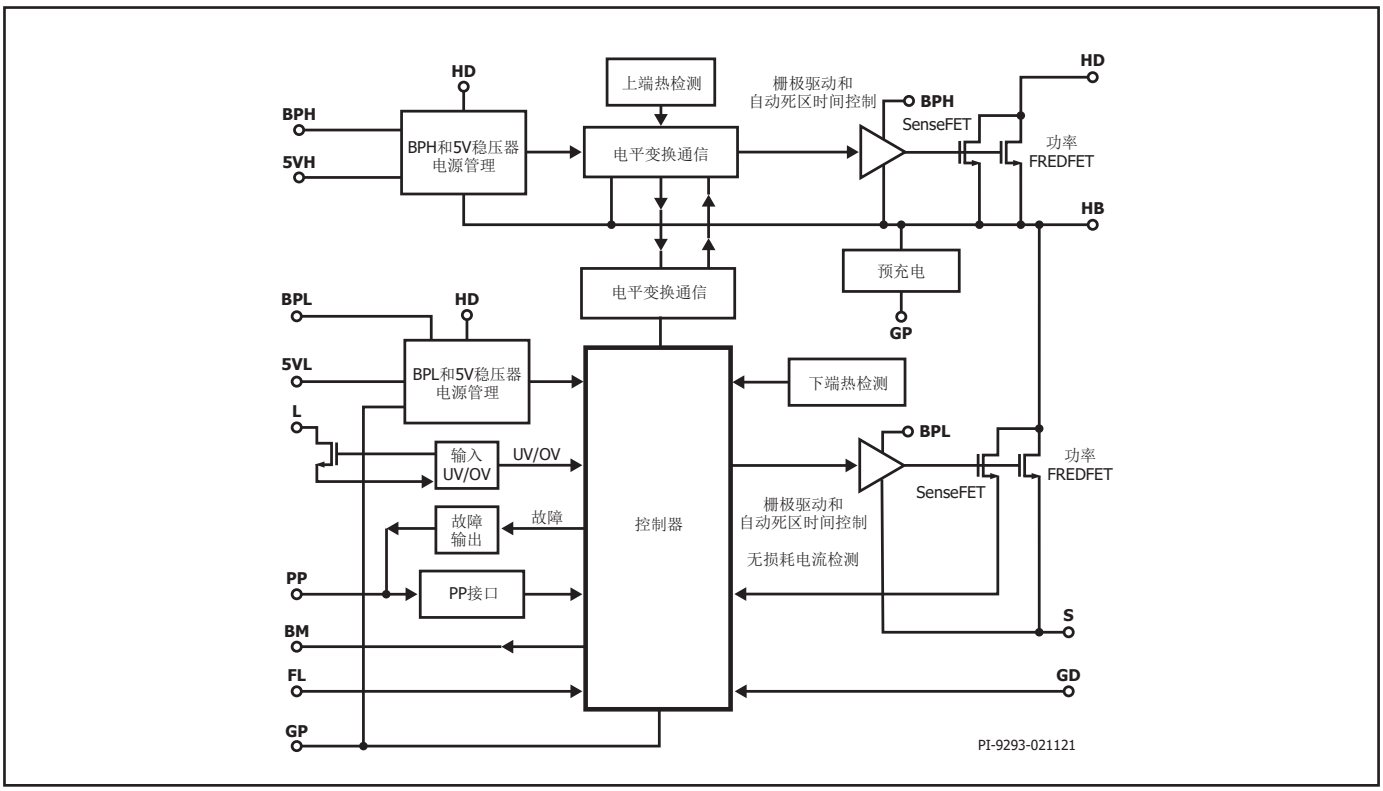


图 4. 初级控制器（下管和上管）框图

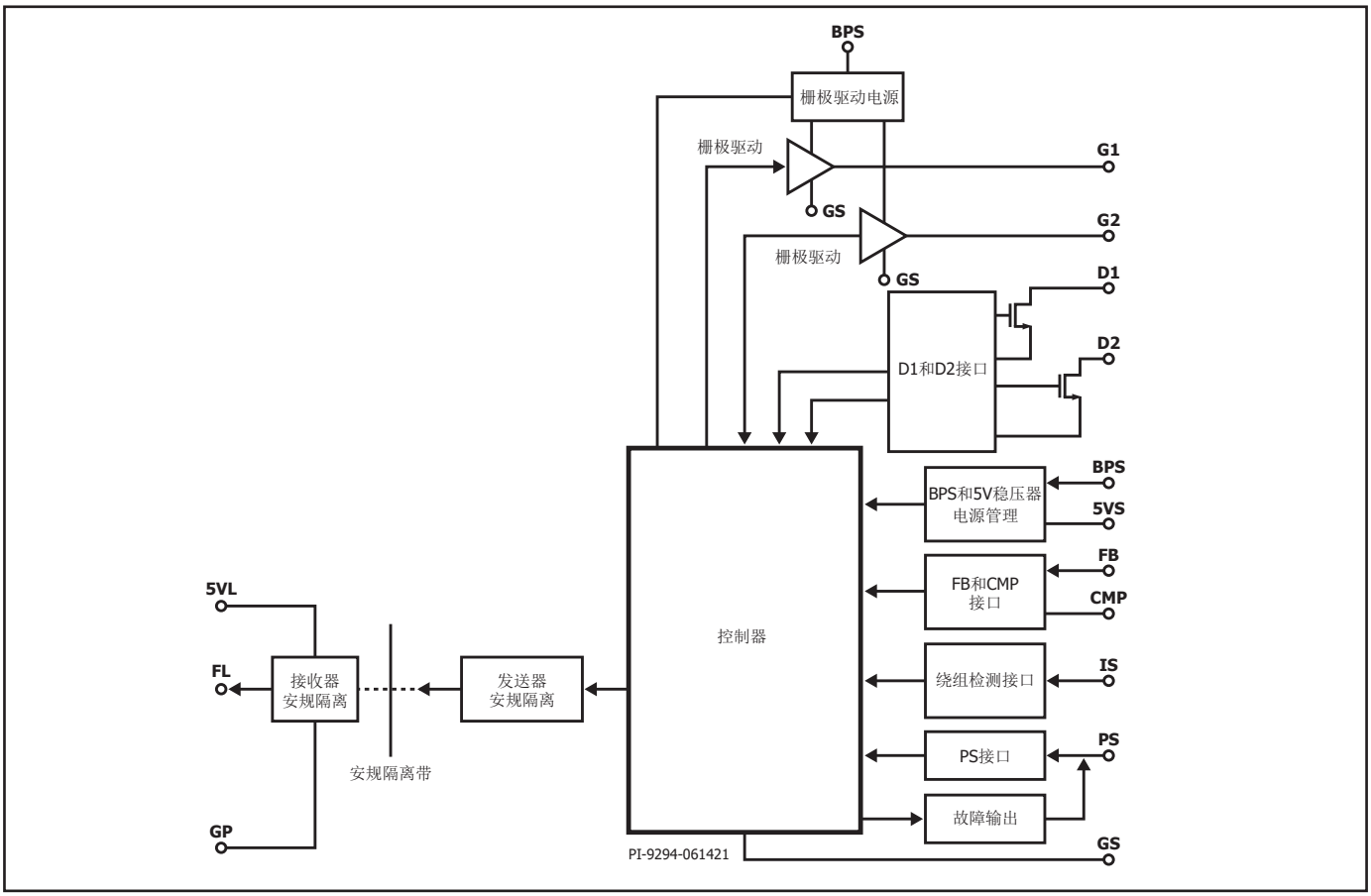


图 5. 安全隔离和次级控制器框图

引脚功能描述 – 初级侧器件LCS726xC

下管

初级接地(GD)（引脚1）
初级栅极驱动接地。应与初级电源引脚(BPL)进行电容去耦。

突发模式(BM)（引脚2）
指示深度突发模式工作的小信号输出。可进行耦合以控制外部初级侧电路。

初级接地(GP)（引脚3）
小信号初级接地。应与初级5V (5VL)引脚进行电容去耦。

无连接(NC)（引脚4）
引脚不进行连接。保持悬空。

旁路下管(BPL)（引脚5）
初级下管器件的电源引脚。应与初级栅极驱动接地(GD)引脚进行电容去耦。

初级下管5V (5VL)（引脚6）
初级下管小信号5V IC电源引脚。还为隔离器件(LSR2000)的初级侧提供偏置电源。5VL应与初级小信号接地(GP)引脚进行电容去耦。

FLUXLINK输入(FL)（引脚7）
FLUXLINK信号的小信号输入。

设定初级(PP)（引脚8）
用于客户配置选择元件的小信号连接点。在某些配置中也用作小信号电流输入，以接收电源备妥（远程开/关）信号以命令器件激活。同样在某些配置中用作外部故障的小信号电流输入。该引脚还在故障情况下输出逻辑电平错误代码。

无连接(NC)（引脚9）
引脚不进行连接。保持悬空。

初级接地(GP)（引脚10）
小信号初级接地。应与初级5V (5VL)引脚进行电容去耦。

无连接(NC)（引脚11）
引脚不进行连接。保持悬空。

输入电压检测(L)（引脚12）
高压小信号电流输入引脚。用于检测输入电压。在某些配置中也用作小信号输入，以接收电源备妥（远程开/关）信号以命令器件激活。

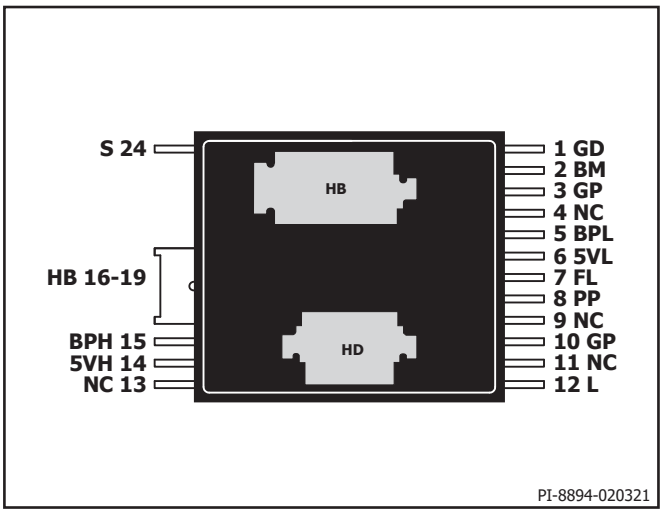


图 6. HiperLCS2初级侧LCS726XC，InSOP-24C（底视图）

上管

无连接(NC)（引脚13）
引脚不进行连接。保持悬空。

上管5V (5VH)（引脚14）
初级上管小信号5V IC电源引脚。应与半桥(HB)进行电容去耦。注：该引脚浮置在半桥开关电压上，可以相对于初级接地处于高压。

旁路上管(BPH)（引脚15）
初级上管器件的电源引脚。应与半桥(HB)引脚进行电容去耦。注：该引脚浮置在半桥开关电压上，可以相对于初级接地处于高压。

半桥(HB)（引脚16-19，背面HB焊盘）
下管MOSFET漏极和上管MOSFET源极的高电压和高电流连接点。半桥节点通常在初级接地和初级输入母线(HD)之间切换。

源极(S)（引脚24）
用于半桥开关电流的高电流功率地回路。此外，与其他小信号初级接地电位相同。

HD（引脚背面焊盘）
高电流、上管MOSFET漏极以及与系统高压输入母线的连接点。

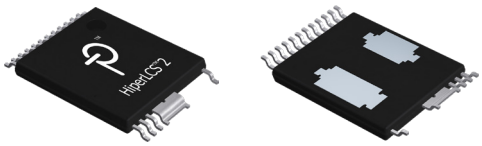


图 7. 初级侧封装。
（右上），InSOP-24C顶视图
（右下），InSOP-24C底视图

引脚功能描述 – 初级侧器件LCS726xZ

下管

无连接(NC)（引脚1）
引脚不进行连接。保持悬空。

输入电压检测(L)（引脚2）
高压小信号电流输入引脚。用于检测输入电压。在某些配置中也用作小信号输入，以接收电源备妥（远程开/关）信号以命令器件激活。

无连接(NC)（引脚3）
引脚不进行连接。保持悬空。

初级接地(GP)（引脚4）
小信号初级接地。应与初级5V (5VL)引脚进行电容去耦。

设定初级(PP)（引脚5）
用于客户配置选择元件的小信号连接点。在某些配置中也用作小信号电流输入，以接收电源备妥（远程开/关）信号以命令器件激活。同样在某些配置中用作外部故障的小信号电流输入。该引脚还在故障情况下输出逻辑电平错误代码。

FLUXLINK输入(FL)（引脚6）
FLUXLINK信号的小信号输入。

初级下管5V (5VL)（引脚7）
初级下管小信号5V IC电源引脚。还为隔离器件(LSR2000)的初级侧提供偏置电源。5VL应与初级小信号接地(GP)引脚进行电容去耦。

旁路下管(BPL)（引脚8）
初级下管器件的电源引脚。应与初级栅极驱动接地(GD)引脚进行电容去耦。

突发模式(BM)（引脚9）
指示深度突发模式工作的小信号输出。可进行耦合以控制外部初级侧电路。

初级接地(GD)（引脚10）
初级栅极驱动接地。应与初级电源引脚(BPL)进行电容去耦。

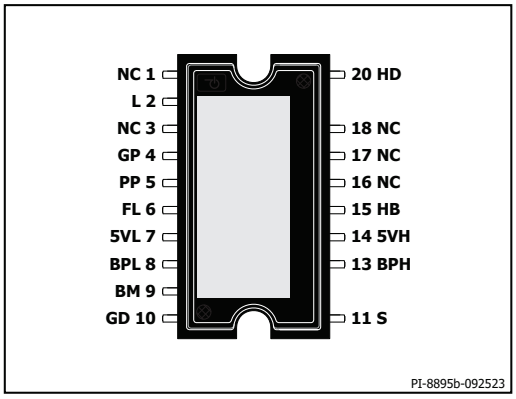


图 8. HiperLCS2初级侧LCS726xZ，POWeDIP-20B（顶视图）

上管

源极(S)（引脚11）
用于半桥开关电流的高电流功率地回路。此外，与其他小信号初级接地电位相同。

旁路上管(BPH)（引脚13）
初级上管器件的电源引脚。应与半桥(HB)引脚进行电容去耦。注：该引脚浮置在半桥开关电压上，可以相对于初级接地处于高压。

上管5V (5VH)（引脚14）
初级上管小信号5V IC电源引脚。应与半桥(HB)进行电容去耦。注：该引脚浮置在半桥开关电压上，可以相对于初级接地处于高压。

半桥(HB)（引脚15）
下管MOSFET漏极和上管MOSFET源极的高电压和高电流连接点。半桥节点通常在初级接地和初级输入母线(HD)之间切换。

无连接(NC)（引脚16-18）
引脚不进行连接。保持悬空。

HD（引脚背面焊盘）（引脚20）
高电流、上管MOSFET漏极以及与系统高压输入母线的连接点。

背面焊盘
POWeDIP封装背面的导热垫不导电。它提供与内部开关电压的功能性电气隔离。POWeDIP封装可直接连接到金属散热片上，无需额外的电气隔离。

上部和下部螺丝孔
POWeDIP封装上的上部和下部螺丝孔适合使用M2螺丝。应按照建议的扭矩来锁紧螺丝：

POWeDIP安装说明：
在封装和散热片之间使用导热硅脂。
使用M2 x 0.4螺丝和M2金属垫圈。
用两颗螺丝将封装松散地安装到散热片上，确保封装居中：

1. 轻轻拧紧第一颗螺丝，直到“紧贴”为止
2. 拧紧第二颗螺丝，直到“紧贴”为止
3. 将第一颗螺丝再次拧紧至最大扭矩1.0英寸磅
4. 将第二颗螺丝再次拧紧至最大扭矩1.0英寸磅

图 9. POWeDIP-20B封装LCS726xZ

引脚功能描述 – 安全隔离和次级侧器件LSR2000C

次级5V (5VS)（引脚1）
该引脚是外部去耦电容的连接点，用于为次级IC供电。应与次级接地(GSB)进行电容去耦。

次级接地(GSB)引脚（引脚2）
次级侧小信号接地（5VS、IS、CMP、FB、PS）。

绕组检测(IS)（引脚3）
与外部电阻和电容的次级侧小信号电流输入连接点。

补偿(CMP)（引脚4）
与外部频率补偿电阻电容网络的次级侧小信号连接点。

反馈(FB)（引脚5）
为次级控制提供次级侧小信号反馈信号。

设定次级(PS)（引脚6）
用于客户配置选择元件的次级侧小信号连接点。该引脚还在故障情况下输出逻辑电平。

次级旁路(BPS)（引脚7）
次级器件的次级侧电源引脚。

SR栅极2驱动(G2)（引脚8）
次级侧输出，用于驱动第一输出相的次级同步整流管(SR) MOSFET。

SR栅极1驱动(G1)（引脚9）
次级侧输出，用于驱动第二输出相的次级同步整流管(SR) MOSFET。

SR漏极2检测(D2)（引脚10）
次级侧中压小信号输入，用于检测SR漏极/源极电压。

SR漏极1检测(D1)（引脚11）
次级侧中压小信号输入，用于检测SR漏极/源极电压。

次级接地(GSA)引脚（引脚12）
次级侧功率地（BPS、G1、G2、D1、D2）。

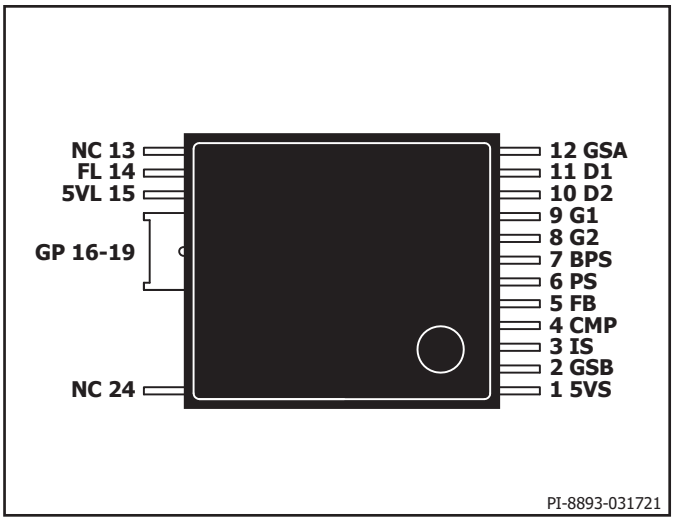


图 10. HiperLCS-2安全隔离和次级侧LSR2000C，InSOP-24D（顶视图）

无连接(NC)（引脚13）
无连接。保持悬空。

FLUXLINK (FL)（引脚14）
初级侧小信号输出是FluxLink初级输出引脚。

初级5V (5VL)（引脚15）
外部初级去耦电容的初级侧连接点，用于为初级IC供电。应与初级接地(GP)引脚进行电容去耦。

初级接地(GP)（引脚16-19）
它们是初级旁路引脚的接地参考点。

无连接(NC)（引脚24）
无连接。保持悬空。

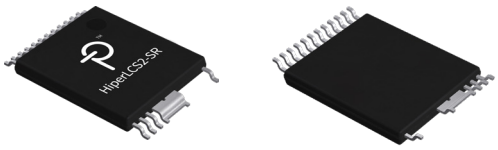


图 11. HiperLCS2–SR，安全隔离封装。
InSOP-24D（顶视图），InSOP-24D（底视图）

HiperLCS-2的基本工作原理

HiperLCS-2设计用于半桥LLC变换器，这是一种高效率谐振ZVS（零电压开关）变频变换器。

HiperLCS-2是一个具有两个器件的芯片组：功率器件和隔离器件。功率器件(LCS726x)位于安规隔离带的初级侧，包括一个具有内置上管和下管驱动器以及半桥功率MOSFET的LLC控制器。隔离器件(LSR2000)跨接于安规隔离带上，便于与功率器件（初级器件）进行通信。隔离器件还包括次级控制器和SR驱动器。HiperLCS-2能够以高达240kHz的额定频率工作。该芯片组可以提供极高的变换效率，同时具有低元件数的特点和可靠耐用的保护功能。

HiperLCS-2初级侧功率器件的工作原理

启动时自供电

HiperLCS-2提供自供电启动功能。这意味着系统为HD引脚提供高压母线，而HiperLCS-2器件将负责其余工作。自供电是通过内部高压电流源实现的。第一电流源连接在HD和BPL引脚之间。当电压施加到HD时，BPL将开始为连接到该引脚的任何电容充电。预充电电流较低，可建立初始充电电压，然后随着BPL电压的增加，充电电流将升至更高水平，从而加快启动时间。BPL充电的高电流能力还允许HiperLCS-2为PFC级提供偏置电源，并允许PFC在HiperLCS-2之前开始开关。一旦BPL自充电达到目标电压，它将进入滞回控制模式。正常工作时，一旦外部偏置（来自变压器偏置绕组）激活，内部电流源将被禁止。BPH引脚的充电方式与BPL非常相似，但从HD到BPH的充电电流较低。一旦外部偏置可用，BPH引脚内部充电电流也将同样被禁止。

为了在理想状态下开启LLC变换器开关，我们希望半桥和谐振电容电压处于已知条件（最好接近零）。HiperLCS-2使用连接到HB引脚的高压电流源来实现这一点。在开始开关之前，该HB电流源对谐振腔元件进行预充电，将电流拉到地（Return（回路地））。这样做意味着在初始启动或重启动时，HiperLCS-2始终以已知的谐振腔条件启动。因此，HiperLCS-2可以在第二个开关边沿实现谐振开关。当上管器件处于低于UV条件下时，预充电半桥(HB)电流源在开关开始前就处于激活状态。

在所有充电条件完成并清除所有欠压条件后，HiperLCS-2先开始进行上管功率MOSFET的开关。

启动时的初级软启动

HiperLCS-2开始初级开关的频率约为所选开关频率范围最大值的1.5倍。开关频率迅速下降，以在谐振腔中产生电流。一旦谐振腔达到目标电流($I_{HB(IOVL)}$)，就会间接调整频率以将谐振腔电流维持在此水平。在系统输出电容处的结果，相当于一个非常高功率的电流源。这导致输出电容上的电压单向上升。输出电压上升的正电压变化率将与谐振腔和输出电容值成函数关系。有两个可选阈值：$I_{HB(OVL)}$和$I_{HB(IOVL-)}$。高电平$I_{HB(OVL)}$是默认值，通过使用L引脚的输入电压UV/OV功能来选择。而低电平$I_{HB(IOVL-)}$是通过将L引脚接地并使用PP引脚的PG功能来选择。选择$I_{HB(IOVL-)}$将减缓输出电压正启动变化率，并将输出过冲幅值降至最低。对于使用有源PFC升压输入母线的系统，建议选择$I_{HB(IOVL-)}$，并且需要PFC升压为PP引脚提供电源备妥(PG)信号。任意输出负载的接合将减缓输出电压上升，但不会改变输出电压变化率的极性。初级开关控制一直持续到输出电压接近稳压为止，此时次级将控制开关。

自动死区时间

LLC变换器的结构是，正电压和返回电压通过功率MOSFET依次连接到中点或半桥节点。半桥连接到谐振腔网络，然后谐振腔串联到典型的功率回路（接地）并耦合到输出负载。上管功率MOSFET和下管功率MOSFET依次得以驱动（即，两个MOSFET不会同时导通）。在导通期间，谐振腔向输出提供一些能量并存储剩余的能量。当第一个功率MOSFET关断时，在第二个功率MOSFET导通之前有一段死区时间。在死区时间内，谐振腔中剩余的部分存储能量继续在集中的半桥电容中循环电流，导致半桥电压转向下一个开关。半桥电压变化持续，直到电压被MOSFET体二极管(ZVS)钳位，或者谐振腔耗尽能量（非ZVS）。LLC变换器的目标是始终在ZVS（零电压开关）模式下工作。这是在导通功率MOSFET之前下一个功率MOSFET两端的电压接近于零的地方。这导致MOSFET电容(COSS)损耗接近于零。在第一个功率MOSFET关断后，HiperLCS-2自动死区时间功能会延迟第二个功率MOSFET，直到控制器检测到半桥电压变化结束或异常达到最大死区时间。随后，第二个功率MOSFET将导通。给定LLC变换器的死区时间可能随输入电压和输出负载而变化。HiperLCS-2将在~90-500ns的范围内自动调整死区时间（LCS7269Z除外，其死区时间固定为150ns）。

频率范围	最小值	额定值	最大值	开始	单位
0	23	90	135	167	kHz
1	30	120	183	227	kHz
2	45	180	270	333	kHz
3	60	240	366	455	kHz

表 2. 初级和次级频率范围选择表。通过PP引脚电阻选择初级器件频率范围（参见数据表）。按元件型号选择次级器件的频率范围。

初级保护和故障响应

如果次级控制器在初级开关开始后32ms内未唤醒，则功率器件将报告故障。如果在次级唤醒后的32ms内未切换至次级控制，则初级将报告故障。与所有故障一样，初级是故障管理的主节点。当报告故障（初级或次级）时，器件将进入锁存（关断）或非锁存故障处理状态。

对于非锁存故障，初级器件将启动自动重启动。自动重启动有两种响应方式：短故障响应和长故障响应（见表2）。

对于在次级控制中工作时检测到的故障事件，会发生短时故障自动重启动。此自动重启动关断周期约为250ms。在初级控制期间触发的所有故障都会导致模拟自动重启动响应，其中关断时间约为5秒。

短时自动重启动事件允许在偶发故障时快速重启。长时自动重启动可确保重复的自动重启动保持极低的自动重启动尝试次数与自动重启关断时间比。这反过来又确保持续性故障不会在元件上产生过多的电应力或热应力。

初级包括多层器件自我保护，以在发生故障时确保可靠的性能。

上电时，器件完成器件引脚上的FMEA检查（故障模式影响分析）。如果检测到故障，器件将不会开始开关。请注意，如果在开关之前发生此类FMEA故障，则不会报告PP引脚上的错误代码。PP引脚上的故障报告消息仅针对开关开始后发生的故障生成。

初级半桥电流在下管MOSFET导通期间进行内部检测。这既用于初级启动，也用于次级模式期间的安全电流限制。

初级器件还具有（上管控制器）过温保护功能。该功能可以防止初级封装中出现过多的功耗。该器件还具有环境（下管控制器）过热保护功能，只有当温度充分降低后才允许重启动。这可以防止温度升高，否则在重复故障情况下立即重启动时可能会出现这种情况。热故障触发锁存或非锁存响应（PP引脚选择）。

L引脚检测输入电压以进行欠压和过压保护。输入电压通过连接至L引脚的电阻进行耦合。L引脚在突发工作期间被轮询，以减少系统功耗。在连续开关（非突发）期间，L引脚受到连续监测。过压和欠压均具有滞回功能以防止抖动变化。退出欠压后，器件将重启动。然而，对于过压，当条件持续存在时，器件开关被阻断，但当条件消除时允许继续开关。注：L引脚在上电时检测该引脚是否接地，或者HD引脚和L引脚之间是否存在电阻。如果L引脚接地，则使用PP引脚电源备妥输入功能来指示输入UV/OV状况。

BPL引脚为下管驱动器和控制器提供主供电电压。该电压经过内部调整，可在5VL引脚提供5V电压。注：5VL引脚不为隔离器件以外的任何外部器件供电。BPH和5VH引脚在上管驱动器上提供类似的功能。两者都必须通过电容从外部去耦到地。

BPL、5VL、BPH和5VH引脚的欠压情况受到监测。启动时，器件不会开始开关，直到所有电压值都高于各自的UV阈值。在正常开关期间也会对引脚进行监测，并且UV将触发自动重启动。请注意，与故障不同，BPL、5VL、BPH和5VH上的UV条件将强制重启动，但不会向PP引脚输出故障。

其他初级功能

上电时，PP引脚用于读取客户配置（电阻）设置（参见表2），该设置选择初级启动频率范围（90、120、180、240kHz）和锁存/非锁存故障处理。当L引脚接地时，PP引脚还可用于接收来自外部系统（例如PFC控制器）的电源备妥输入信号。如前所述，当使用PP引脚(PG)功能时，启动电流设置为$I_{HB(IOVL-)}$的较低值。这仅适用于$I_{HB(IOVL-)}$减缓输出电压上升并减少输出过冲的PFC升压应用。相同的PP引脚(PG)信号可用于远程开/关。PP引脚还可以接收外部故障信号，以在故障或其他条件下禁止器件。在故障期间，PP引脚还用于输出器件错误代码，以帮助调试。错误代码以二进制不归零(NRZ)位流的形式输出。

初级器件PP引脚错误故障代码

位	十六进制代码	故障操作	PP引脚错误故障名称	说明
31:28	X	I	1111	固定前导码。
27:20	X	I	000 0000 0	固定前导码。
19	X	N	x	
18:16	X	N	xxx	
15	8000h	A/L	HSD_OT	上管MOSFET过温故障。防止在故障激活时启动开关，然后在切换至次级控制模式后再次进行监测。
14	4000h	A/L	AMB_OT	下管控制器环境温度过高故障。防止在故障激活时启动开关，然后在切换至次级控制模式后再次进行监测。
13	2000h	I	BPH_UVN	上管BPH欠压。防止故障激活时启动开关。在次级控制中不受监测。
12	1000h	I	L_OV	输入过压保护 – 该故障L = OV+的激活会导致器件停止开关，并且当故障清除L = OV-时，重启动发生。在所有开关模式下进行故障监测。发生故障时将立即停止HB开关。然而，如果故障持续超过几个LLC周期，则可能会触发其他故障并导致设备自动重启动。
11	800h	A/L	L_UV	输入欠压。防止故障激活时启动开关。在所有开关模式下进行故障监测。
10	400h	L	EXT_FAULT	PP引脚上的外部故障。需要外部电路来触发该故障。通常用于次级V_{OUT} OV检测。
9	200h	I	REM_OFF	PP引脚上的远程关断（注：当L引脚未使用时，REM_OFF也在EXT_FAULT处同时生成）。防止故障激活时启动开关。
8	X	N	x	
7	80h	A/L	LOST_FL_FAULT	在启动和切换至次级控制模式后，且仅在未处于突发模式时，才会对丢失的FluxLink进行监测。这发生在检测到未改变/静态FL信号XXXus之后，而在突发模式下没有。当次级偏置丢失(BPS_UV)且次级器件停止工作时，通常会触发此故障。

位	十六进制代码	故障操作	PP引脚错误故障名称	说明
6	40h	A/L	100MS_FL_FAULT	在burst_off（超轻载）中丢失FluxLink。突发数据包应至少每50ms发生一次。如果突发数据包在100ms内未到达，则激活此故障。当次级偏置丢失(BPS_UV)且次级器件停止工作时，通常会触发此故障。
5	20h	A/L	START_FAULT	初级模式开关频率达到FMIN。在启动期间达到FMIN的情况非常罕见。该故障可能表明谐振LLC谐振腔频率问题或PP引脚频率范围选择不正确。
4	10h	A/L	PCD_SS_FAULT	启动问题。从初级开关开始，次级应在32ms内发送唤醒命令，并应在64ms内切换至次级控制。此外，在启动频率确认期间，应接收到接收信号。如果其中任何一个没有发生，则会激活错误。可能表示C_{OUT}过多、负载过多或功率传输不足。
3	8h	A/L	SEC_FAULT	当次级控制报告所有次级故障时，次级控制故障将在初级控制器上注册。有关次级故障的详细信息，请参阅PS引脚故障错误代码表。
2	4h	A/L	SCD_2PULSE_FAULT	次级控制中次级意外发送2个脉冲消息。触发故障需要三个消息。该故障通常是由初级地的接地问题或LLC变压器至LSR2000C的磁耦合引起的。
1	2h	A/L	I_SAFETY_LIM	下管MOSFET中的安全电流限流点故障。
0	1h	A/L	FREQ_FAULT	频率确认失败故障。初级控制（选择PP）的频率范围与从次级控制器接收到的频率代码不匹配。可能是PP引脚电阻错误，或次级控制器器件错误。

故障操作：
A/L = 自动重启动或锁存关断（取决于PP选择表5），L = 锁存关断，I = 仅提供信息，N = 未使用（忽略）。

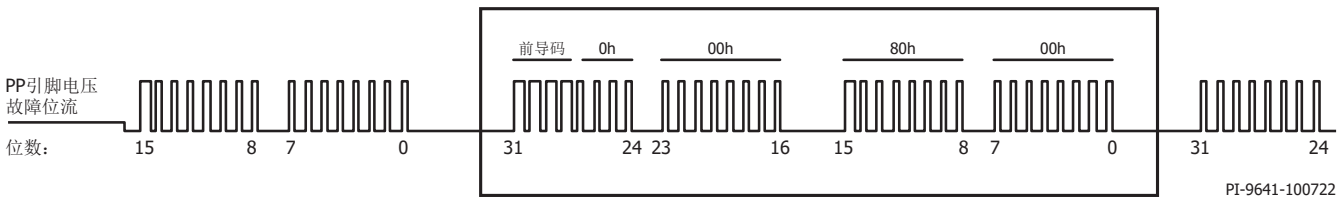
表 3. LCS726x – 初级侧PP引脚错误故障报告。

LSR2000C – 初级PP引脚和次级PS引脚错误故障位流

注释1：下面的PP引脚错误故障代码位流消息可能包括多个（并发）故障位。在故障关断期间，故障位流会重复从PP引脚发出。消息最初从位15开始，一直到位0。然后连续重复，从MSB（位31）前导码开始，到LSB（位0）结束。对于T的位周期，逻辑1（高位对应2/3.T，低位对应1/3.T）和逻辑0（高位对应1/3.T，低位对应2/3.T）。

注释2：同样，PS引脚错误故障代码位流消息可能包括多个（并发）故障位。在故障关断期间，故障位流会重复从PS引脚发出。消息最初从位15开始，一直到位0。然后连续重复，从MSB（位31）前导码开始，到LSB（位0）结束。对于T的位周期，逻辑1（高位对应2/3.T，低位对应1/3.T）和逻辑0（高位对应1/3.T，低位对应2/3.T）。

下面的示例显示了上管过温故障(HSD_OT)期间的初级侧PP引脚位流。



错误代码 = 0008000h ： HSD_OT（上管过温故障）

次级器件PS引脚错误故障代码

位	十六进制代码	故障操作	PS引脚错误故障名称	说明
31:28	X	I	1111	固定前导码。
27:24	X	I	0000	固定前导码。
23:18	X	N	xxxxxx	
17:16	X	I	FREQ_MODE_INFO	仅提供信息：读取次级器件内部频率范围0-3值。有助于调试初级器件上报告的频率确认故障(FREQ_FAULT)。
15:14	X	N	xx	
13	2000h	P	BPS UV FLT	BPS欠压故障。这会导致次级控制器停止工作并进入上电状态。
12	1000h	A/L	SEC_IS_CLK_FLT	当IS引脚信号上未检测到变化时，触发次级故障。通常，当发生初级故障并且HB停止开关时，会引起此故障。故障可能表明IS引脚元件不正确。
11	800h	I	SEC_FB_OV_FLT	FB引脚过压故障。注：该故障仅在切换至次级控制后才会激活。
10	400h	N	x	
9	200h	N	x	
8:7	X	N	xx	
6	40h	A/L	SEC_OT_FAULT	次级控制器过温故障。故障发生时器件开关停止。
5	20h	I	SEC_PHINV_FAULT	倒相故障仅在启动并切换至次级控制模式后才有效。V_{IS}时钟与内部FL时钟进行比较。如果两个时钟在800µs故障计时器内异相，则故障被确认。需要具有倒相的累积开关周期。没有倒相的单个开关周期会复位故障计时器。
4:3	X	N	x	
2	4h	A/L	VOUT_UV_FLT	在启动并切换至次级控制模式后，输出UV故障才会激活。如果FB引脚保持低于$V_{FBBSTN(TH)}$达64ms，则故障激活。该故障在CC模式（PPsel6、PPsel7）下被禁止。
1	X	N	x	
0	1h	A/L	VFB_START_FLT	次级启动故障。从频率确认结束（控制切换前）开始，次级输出电压（由FB引脚监测），如果输出在64ms内未达到稳压，则激活故障。该故障在CC模式（PPsel6、PPsel7）下被禁止。

故障操作：
A = 自动重启动或锁存关断（取决于PP选择表5），P = 上电复位状态，I = 仅提供信息，N = 未使用（忽略）。

表 4. LSR2000C – 次级侧PS引脚错误故障报告。

PP引脚选择	频率范围	故障响应
0	0	自动导通
1	1	自动导通
2	2	自动导通
3	3	自动导通
4	0	锁存关断
5	1	锁存关断
6	2	锁存关断
7	3	锁存关断
PP外部故障	全部	锁存关断

表 5. 初级侧PP引脚功能选择表。请参阅数据手册了解PP引脚选择电阻值。

BM引脚用于发出HiperLCS-2在低负载下工作的信号。作为用途之一，该信号可用于导通/关断浪涌旁路继电器。它还可用于更改PFC升压电压的设置点。

FL引脚输入用于接收次级通信，例如调整、突发模式和故障。该输入接收来自隔离器件FL输出的数字0-5V信号。

HiperLCS-2次级侧隔离器件的工作原理

与初级器件进行通信

如前所述，初级器件将自动启动并开始开关，初级保持控制状态，直到输出电压接近稳压值。此时，次级将接管控制（初级控制切换至次级控制），然后所有进一步的开关都由次级侧控制器进行控制。

次级器件通过FluxLink隔离通信与初级器件进行通信。通信命令包括控制切换（即次级接管控制）、半桥开关、突发模式和故障情况报告。

隔离器件FL输出连接至初级FL输入。

次级故障处理

控制切换后，次级器件仍保持控制状态，直至：发生UV事件（初级或次级），或直至发生故障（初级或次级）。在UV或故障的任何一种情况下，控制都会恢复到初级控制。此外，在这两种情况下，初级控制器都会进入自动重启动状态。对于自动重启动，该器件具有两种功能：锁存（关断）或非锁存（即自动重启动）。

自动重启动关断时间后，初级重启动与前面在初级控制部分所述的首次上电相同。

请注意，初级器件是处理所有系统级故障事件的器件。任何次级故障都报告至初级，最终的系统级故障响应来自初级。

次级控制

当输出电压接近稳压值时，次级开始控制开关。一旦处于次级控制，次级器件使用3个信号来实现闭环控制。FB引脚信号通过电阻分压器与输出电压耦合。该FB引脚电压表示输出电压的缩放版本。FB引脚生成一个相对于内部3.75VDC参考电压的误差信号。误差信号通过OTA运算跨导（电压输入至电流输出）放大器以误差电流信号的形式输出至CMP引脚。OTA放大器的增益取决于误差信号的幅值。低增益（例如1x.）用于小误差，但一旦误差超过阈值，增益就会增加到高增益（例如4x.）。这种非线性放大(NLA)可实现极快的大信号动态响应。

CMP引脚耦合至外部电阻电容补偿网络（两极一零）。该补偿网络经过定制，可实现良好的相位增益响应。误差电流信号由补偿网络进行积分和滤波。当系统处于稳压状态时，误差电流信号应该非常小，因此小电流会导致CMP电压（补偿网络）发生非常小的变化。这两种信号为漏感信号与励磁电感信号。

IS引脚检测来自变压器的绕组电压。检测绕组耦合至变压器的初级（漏感信号与励磁电感信号），产生幅值与主输出电压绕组的量值相似的电压。IS引脚具有2.5V的内部钳位电压。检测绕组电压采用交流耦合（通过电容），然后使用电阻将其转换为电流并输入IS引脚。电流幅值较低，低于35µA，因此系统损耗非常小。

在内部，IS引脚交流耦合电流信号与CMP引脚电压进行比较。当两者交叉时，表明半周期结束。

IS引脚信号包含有关初级输入电流的信息等。这意味着整个系统执行电流模式控制。控制系统并不直接控制频率，而是在时域中逐个半周期进行控制。然而，频率是控制环路的间接函数，因此在稳态下，频率将是稳定的，并且是谐振腔、输入电压和输出功率等因素的函数。

PS引脚选择	突发阈值 (%) **
0	15
5	~2

表 6. 次级侧PS引脚功能选择表。通过PS引脚电阻选择（参见数据表）。**最大连续系统输出功率的近似突发百分比。有关电阻值，请参见LSR2000数据手册第38页。

突发模式

CMP引脚电压与平均初级输入电流成反比变化。CMP电压用于确定系统何时应进入突发模式。CMP突发阈值针对输入电压进行补偿，使得突发进入点在整个输入电压范围内应处于相对相似的功率水平。

对于HiperLCS-2，使用突发模式的原因不止一个。使用突发模式的第一个原因是为了维持系统效率。在全频率模式下，系统效率自然会显著下降到10%负载以下。因此，第一个目标是在达到10%之前进入突发模式。这种调整的实现方式是，减少开关的频率但连续在每个开关半周期提供相当于约10%的功率。

进入突发模式后的第二个目标是维持输出调整。这是通过使用三种突发调整模式来实现的。

进入突发模式后的第三个目标是保持开关频率包络远低于LLC变压器的音频谐振频率。音频/机械谐振LLC变压器通常在7-12kHz范围内。因此，在突发模式下，HiperLCS-2的目标是在将开关频率包络保持在约1kHz以下。远低于变压器的音频谐振意味着变压器将产生很小的噪声或几乎没有噪声。

第四个目标是保持满足0-100%负载阶跃而不失去电压调整的能力。为了帮助实现上述目标，HiperLCS-2使用3种突发工作模式。

进入突发模式时，最高功率突发模式称为中间模式(IM-burst)。在此模式下，系统仍通过CMP引脚进行闭环模拟控制。IM-burst的工作原理是强制关断时间为1.5ms的重复周期。一旦输出电压衰减到最小值(V_{OUT}MIN)，IM模式关断时间就会终止。此时，开关再次开始，模拟控制环路闭合以达到稳压。然后保持稳压，直到关断计时器再次达到1.5ms周期。然后下一个IM模式关断时间开始。

就输出功率而言，下一个级别是轻载LL模式突发。在此模式下，不再使用CMP。而是使用内部的VCMP_BURST阈值，它对应于10%的负载情况。当输出电压达到V_{OUT}MIN时，LL模式突发开关开始。开关继续，当输出电压超过V_{OUT}MAX时终止。器件进入LL关断时间，直到电压再次达到V_{OUT}MIN。在LL突发开关期间，每个半周期提供相等的功率（由内部VCMP_BURST确定）并且大约等于10%的负载。

就输出功率而言，最低级别的突发是超轻载SL突发。在此模式下，开关发生在最大关断时间50ms之后。开始SL突发开关仅取决于50ms的关断时间。如果输出电压下降至V_{OUT}MIN，则器件将返回LL突发。在SL突发开关期间，突发会保持开关，直至达到V_{OUT}MAX或达到60µs的总开关时间。

借助HiperLCS-2的突发模式，器件能够实现优异的系统空载性能。与其他系统不同的是，它仍然可以应对完整的0-100%负载阶跃，而不会失去调整。突发模式本质上还可以管理音频噪声。突发期间的输出纹波也完全受系统的V_{OUT}MIN和V_{OUT}MAX限制。该器件实现1%的系统调整，FB引脚V_{OUT}MAX和V_{OUT}MIN阈值在内部固定为V_{OUT}REG的±0.65%。

SR（同步整流管）控制

引脚D1和D2监测SR MOSFET的漏极电压。当D1和D2低于接地电压时，这表示SR导通的电位开始。引脚D1和D2需要一个小的串联电阻，以防止低于接地电压时基板电流过大。在某些情况下，D1和D2上可能会出现振铃，并且振铃可能会暂时低于接地电压，然后又升回接地电压以上。因此，HiperLCS-2采用学习引擎来忽略振铃。当D1（或D2）的振铃滤波值低于导通阈值时，相关的SR MOSFET就会被激活。一旦激活，D1（或D2）信号就会监测SR MOSFET上的导通状态漏-源极电压，从中可以确定导通电流的大小。对于断续模式(DCM)下的LLC变换器，整流输出电流（即输送到次级的功率）将在半周期结束之前达到零。在断续(DCM) LLC工作模式下，检测到的D1（或D2）将在电流接近零时终止SR导通。次级控制器在反向导通前关断SR MOSFET。对于工作于断续模式(CCM)的LLC变换器，电流在半周期结束之前不会达到零。因此，为了防止反向SR MOSFET电流，HiperLCS-2将在半桥开关之前终止SR导通。这可以做到，因为半桥开关信号源自次级控制器。因此，次级控制可以在最晚可能的时刻关断SR MOSFET，以保证CCM模式下不会出现共同开通。这使得HiperLCS-2能够在CCM模式下以最大SR导通安全工作。注：相较于DCM模式，在CCM模式下，初级和次级有效值电流有所降低。因此，能够在CCM模式下安全工作通常会提高系统效率。

SR驱动器电压钳位

G1和G2引脚分别驱动LLC次级各相的SR MOSFET。BPS引脚电压为G1和G2栅极驱动输出提供驱动电流。然而，BPS引脚能够应对高达24V的电压范围。这将超过大多数SR MOSFET的最大栅极耐受能力。此外，大多数SR MOSFET在远低于该电压的电压下得到全面增强。为了限制SR-MOSFET栅极充电/放电能量，HiperLCS-2提供内部电压钳位来限制G1和G2 SR驱动引脚上的最大电压输出。栅极驱动电压在内部可被钳位在11.5V或6.5V的最大值。最大电压取决于器件的所定频率范围。频率范围0,1（90、120 kHz）接收11.5V，而较高频率范围2,3（180、240 kHz）接收6.5V驱动限制。限制SR MOSFET驱动电压可限制栅极充电/放电损耗。通常，较高频率的SR MOSFET在结构上进行了优化，具有较低的V_{GS}导通阈值，从而在较低电压下得到全面增强。

布局连接和推荐值

在PCB布局过程中，了解每个信号的电流返回引脚非常重要，这样才能实现正确的走线路径。下表提供了此类信息以及一般外部元件的推荐值。显然，对于所有设计，元件值可能会发生变化或进行优化以适应特定条件，但推荐值是很好的起始值。

安全隔离	器件	引脚	最敏感	返回到的引脚	建议值	注释
初级下管控制						
初级	LCS726x	BM		GP		
初级	LCS726x	BPL		GD	1µF/35V，贴片式，直接连接引脚。通常也为47µF，离引脚更远	栅极驱动能量来自该引脚。远离引脚也需要较大的BPL引脚电容。
初级	LCS726x	5VL		GP	1µF/10V，贴片式，直接连接引脚	
初级	LCS726x	FL	**	GP（LSR2000器件）		隔离器件LSR2000与LCS726x之间存在连接。两个器件的5VL、GP和FL引脚应直接连接。
初级	LCS726x	PP		GP	RPP，位于引脚处	有关选择值，请参阅数据表。
初级	LCS726x	L	**	GP	4MΩ	将电阻分成至少3个SMD电阻。确保所有电阻均靠近L引脚。
初级上管控制						
初级	LCS726x	BPH		HB	1µF/35V，贴片式，直接连接引脚。通常也为10µF，离引脚更远	
初级	LCS726x	5VH		HB	220nF/10V，贴片式，直接连接引脚	
初级	LCS726x	散热片		S		如果使用散热片，请确保其接地至S引脚。
初级FluxLink						
初级	LSR2000	5VL		GP(LSR2000)		隔离器件LSR2000与LCS726x之间存在连接。两个器件的5VL、GP和FL引脚应直接连接。
初级	LSR2000	GP		GP(LCS726x)		隔离器件LSR2000与LCS726x之间存在连接。两个器件的5VL、GP和FL引脚应直接连接。
初级	LSR2000	FL	**	GP(LCS726x)		隔离器件LSR2000与LCS726x之间存在连接。两个器件的5VL、GP和FL引脚应直接连接。

安全隔离	器件	引脚	最敏感	返回到的引脚	建议值	注释
次级控制						
次级	LSR2000	D1	**	GSA	499ohm	因此开关信号要注意布局/耦合。
次级	LSR2000	D2	**	GSA	499ohm	因此开关信号要注意布局/耦合。
次级	LSR2000	G1		GSA	4.7ohm	高电流栅极驱动。更宽的PCB走线可限制电感。
次级	LSR2000	G2		GSA	4.7ohm	高电流栅极驱动。更宽的PCB走线可限制电感。
次级	LSR2000	BPS		GSA	1µF/35V，贴片式，直接连接引脚。通常也为47µF，离引脚更远	
次级	LSR2000	5VS		GSB	10µF/10V，贴片式，直接连接引脚	该引脚还具有高内部电流尖峰，因此应使用大容值电容直接连接引脚。
次级	LSR2000	IS	**	GSB	RIS电阻 + 470pF/200V电容	注：RIS电阻通常分为两个串联电阻以均分电压额定值。串联电阻尽可能靠近IS引脚放置，以限制外部噪声耦合。
次级	LSR2000	CMP		GSB	初始值(150k + 2.2 nF) // 100pF。所有元件均位于引脚处	补偿元件可能需要修改以优化相位增益响应。
次级	LSR2000	FB	**	GSB	电阻值降低10k，位于引脚处	电阻分压器10kΩ下管电阻用于在空载功耗和噪声抑制之间提供良好的平衡。数值越低，抗噪性越强，但也会增加空载功耗。
次级	LSR2000	PS		GSB	RPS，位于引脚处	有关选择值，请参阅数据表。

表 7.　数据手册主体表

基本布局指南

HiperLCS-2是高频功率器件，需要十分仔细地进行电路板布局才能取得最佳性能。各引脚都有使用旁路或去耦电容，这些电容的放置及布局必须仔细考量，尽量缩短引脚至这些电容的走线长度。建议使用贴片式(SMD)元件，以尽量减少元件和PCB板的杂散电感。

HiperLCS-2具有多个敏感引脚，用于检测模拟信号。通过特别注意这些引脚处和周围的布局，可以实现良好的器件性能。

在初级侧控制上，FL引脚和L引脚都可能对布局敏感。

FL引脚输出本质上是数字输出，因此对于该引脚，问题是确保GP、FL和5VL都直接连接在初级器件和隔离器件之间。如果接地不正确，可能会导致潜在的噪声干扰。

对于L引脚，这是一个敏感的模拟输入引脚。L引脚通过电阻（典型值为4MΩ）检测输入电压。该电阻通常由一系列贴片电阻组成。将电阻分成多个元件可以减少每个电阻上的电压应力。有两个不同的示例说明如何将L引脚连接到VIN。第一种（不正确）做法是将所有电阻放置在靠近VIN的位置，然后将一条很长的PCB走线连接至L引脚。这是不正确的，因为从电阻到L引脚的节点具有高阻抗，并且长PCB走线会使噪声干扰注入L引脚。第二种（正确）方法是将所有电阻放置在靠近L的位置，然后将一条很长的PCB走线连接至VIN引脚。这种方法是正确的，因为从电阻到VIN的节点阻抗非常低，因此不太可能出现噪声干扰。在次级侧控制上，FB、CMP、IS和D1/D2引脚可能对布局敏感。

FB引脚是高阻抗电压输入引脚。它通过电阻分压器（R_{UPPER}和R_{LOWER}）连接至V_{OUT}）。V_{OUT}是一个低阻抗节点，因此这可能是长PCB连接。由R_{UPPER}至R_{LOWER}的节点为高阻抗，应尽可能靠近FB和GSB引脚并紧密耦合。R_{LOWER}的一般推荐值为~20kΩ，这是空载功耗和抗噪性之间的良好折中。进一步降低R_{LOWER}将提高抗噪性，但会增加空载功耗。请注意，注入FB引脚的任何噪声都可以通过占空比和频率的变化来观察到。

CMP引脚是高阻抗电流输出和电压输入引脚。由一个电阻和两个电容组成的补偿网络应尽可能靠近CMP和GSB引脚并紧密耦合。注入CMP引脚的任何噪声都可以通过占空比和频率的变化来观察到。

IS引脚是电流输入，引脚上有强制电压。IS引脚信号从变压器的绕组检测引脚通过连接至IS引脚的串联电容CIS和电阻RIS。变压器绕组信号引脚应首先连接CIS电容，然后串联RIS电阻。RIS电阻应分成两个SMD电阻，最后一个电阻应直接端接在HiperLCS-2器件的IS引脚处。变压器应同时具有绕组检测信号引脚和绕组检测小信号接地引脚。绕组检测小信号变压器接地引脚应连接至HiperLCS-2的GSB引脚。绕组检测变压器信号引脚是低阻抗节点，因此这可能是长PCB连接。然而，该走线承载大幅值（中等电压）交流耦合信号。因此，需要注意使这些信号远离器件的其他小信号敏感输入。

D1/D2引脚均为高阻抗电压输入。D1/D2通过低值电阻（典型值为499Ω）连接至SR MOSFET相对于GSA引脚的相应漏极。SR MOSFET漏极点是低阻抗节点，因此可能是长PCB连接。然而，该走线承载大幅值（中等电压）交流耦合信号。因此，需要注意使这些信号远离器件的其他小信号敏感输入。

变压器T1同时是高di/dt信号和dv/dt噪声的来源。高di/dt可以磁耦合（PCB环路信号环路区域耦合）至敏感电路。高dv/dt通过静电（杂散电容）耦合注入噪声。通过将变压器磁芯接地可降低静电噪声耦合，但以显著降低效率为代价的这种方法在降低变压器周周围的杂散磁场方面就不具有经济可行性。在可能的情况下，敏感的信号路径和元件应远离变压器，以避免噪声干扰。次级变压器主输出绕组在绕制之前应绞合在一起。将导线绞合在一起将最大限度地减少次级漏感的差异，并将增强绕组之间的电流平衡。同样重要的是，请确保在变压器引脚上端接之前将所有次级线绞合在一起。绞合端接线将最大限度地减少导线环路面积，并降低绕组将杂散磁通耦合至其他系统信号的能力。

HiperLCS-2初级侧电源引脚为S、HB和HD引脚。与某些设计不同，HiperLCS-2倾向于单个谐振电容的应用。这通常连接到初级回路（初级接地）。不过，如果使用分离式谐振电容，该器件也能正常工作。此外，该系统还可以与C_{RES}钳位二极管（从接地到HB和从HB到输入母线）一起使用。钳位二极管可限制CRES电压的偏移，并在此过程中降低变换器的功率限制。HB引脚连接至LLC变压器，变压器连接至谐振电容，应尽量缩短PCB连接的路径长度。应注意尽量减少谐振电容和HiperLCS-2的S引脚之间的返回回路（初级接地）以及谐振电容和器件之间的PCB连接。HD引脚连接还应包括一个由HD至初级接地（S引脚电位）的板端去耦电容。板端去耦电容的目标是减少高幅值开关电流的路径长度。

GP接地用于小信号电路，用作连接到初级器件的外部小信号电路的参考。GP接地不应连接到大电容地，GP已经在芯片内部连接到HiperLCS-2的S引脚地。S引脚是连接的初级侧功率地。此外，初级偏置绕组回路和第一个偏置绕组电容也连接到功率地。GD接地仅用于连接BPL去耦电容，为内部开关功率MOSFET提供栅极驱动功率。GD接地不应连接到大电容地，而应在内部将其连接到S引脚地。

注：

HiperLCS-2次级侧只有一个电源引脚，即GSA引脚。GSA引脚应紧密连接到两个SR MOSFET（SR1和SR2）的源极。两个SR MOSFET应尽可能靠近共用的源极连接点。GSA引脚应连接在SR1和SR2源极引脚连线之间的中点。G1和G2次级栅极驱动器引脚确实会驱动大量的栅极电流，因此应保持较短（且相等）的长度。D1和D2漏极检测引脚也应保持相同的长度。GSA引脚与SR MOSFET源极的连接位置将决定D1/D2检测的精度。当在DCM（断续）模式下工作时，这会影响SR1和SR2的电流检测关断点。如果需要微调，将GSA连接点移近两个MOSFET之一可以改变SR1和SR2的相对关断点。此外，可以通过改变与D1或D2引脚串联的电阻（RD1或RD2）来微调两个关断点。该电阻通常为499Ω，但可以在200Ω – 1.5kΩ范围内调整。这些微小的变化将调整SR1或SR2的关断电流（较大的电阻会增加SR关断的电流）。

关键设计细节

LLC可以针对不同的标准进行优化。HiperLCS-2有四个工作频率范围，额定频率分别为90、120、180、240kHz。为了获得尽可能高的效率，较低频率的设计通常会产生稍微更好的结果。然而，高频设计的效率非常接近。高频设计可以减小磁芯尺寸和谐振电容。对于大多数设计，建议使用利兹线。对于给定的设计，导线的最佳直径和股数由Power Integrations设计工具（PIXIS HiperLCS-2设计表格）自动计算，该工具又助于简化设计过程。

对于大多数设计，低损耗铁氧体磁芯可降低磁损。同样，最大磁通密度对磁滞损耗也有很大影响。降低最大磁通密度（即增加次级圈数）通常可以提供更高效率的设计（特别是在更高频率下）。

对于额定输入电压和100%负载，建议调整励磁电感(LM)，使其在380VDC时提供约250ns的半桥电压变化率（LCS7269Z除外，其变化率应为~120ns）。这种设计应在所有负载和输入电压条件下实现ZVS操作。将励磁电感降低到超过此目标的水平，将导致更高的环流和更高的电阻损耗。对于所有HiperLCS-2设计，目标是谐振腔仍然能够在所选频率范围FMAX限值下实现ZVS操作。这一点很重要，因为当变换器出现负载瞬态时（例如当负载阶跃到零时），频率可能会在进入突发模式之前暂时达到FMAX限值。因此，必须选择能提供变换器工作范围所需的适当频率的频率范围。请注意，所选频率范围的FMIN限值将在最低输入电压和最高负载时生效。通常，只有在故障条件下才能FMIN限值。

谐振电感LRES（或通常称为漏感）应设计为提供最大过载功率。对于HiperLCS-2，建议针对谐振工作、额定输入电压和50%负载下的CRM进行优化设计。在较高输入电压下，变换器可能会进入CCM连续导通工作模式。对于某些变换器而言，这可能会带来共同开通风险，但HiperLCS-2的独特设计允许系统进入CCM连续导通模式，而不会出现共同开通或其他异常变换器行为的风险。

应用范例1

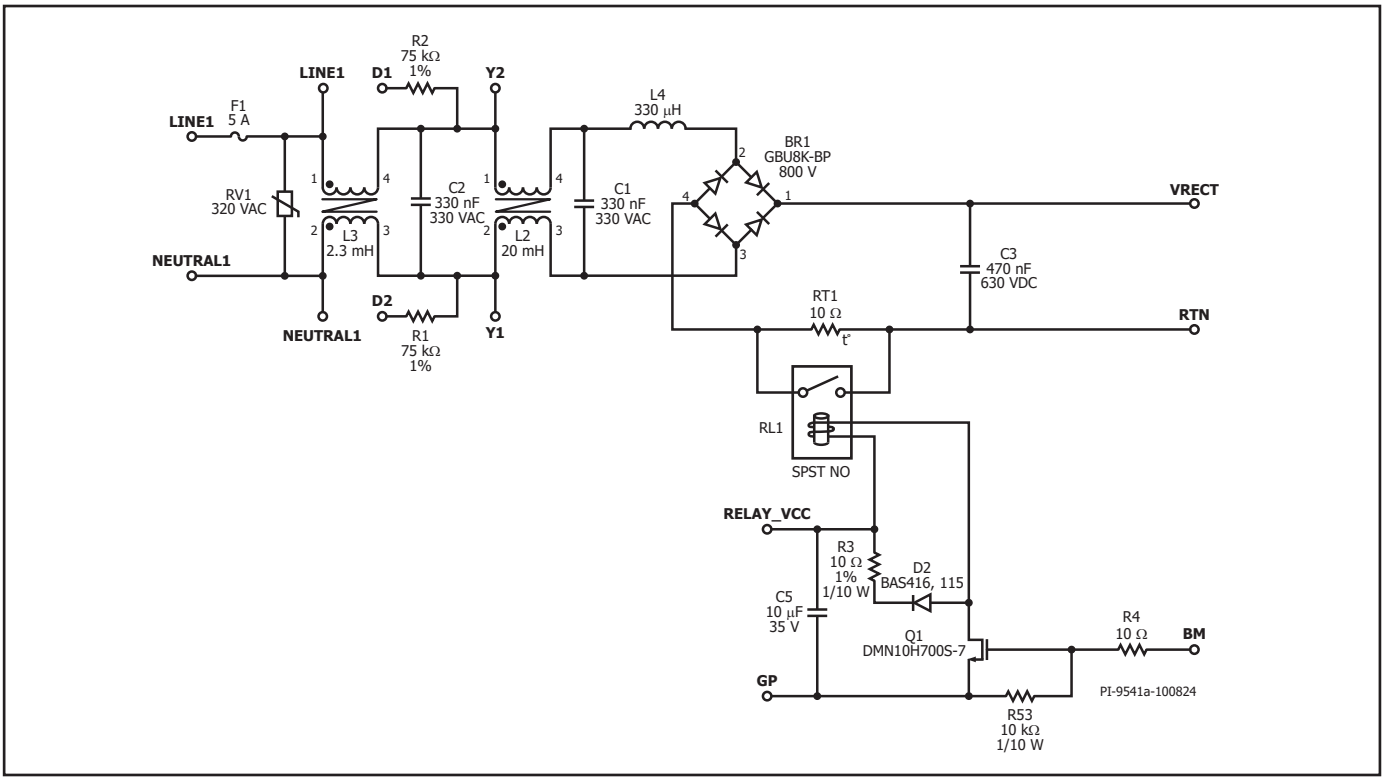


图 12. EMI部分，220W/24V

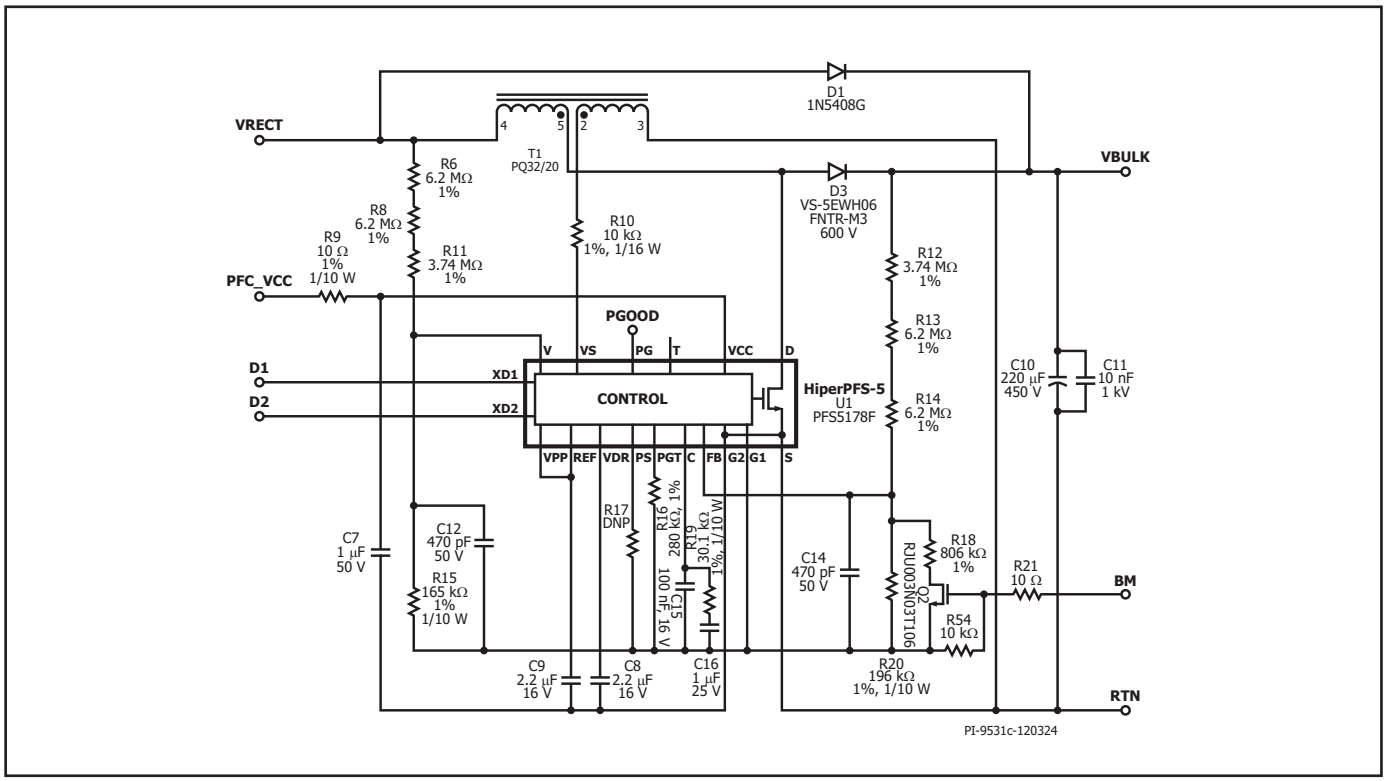


图 13. Hiper-PFS5 PFC部分，220W/24V

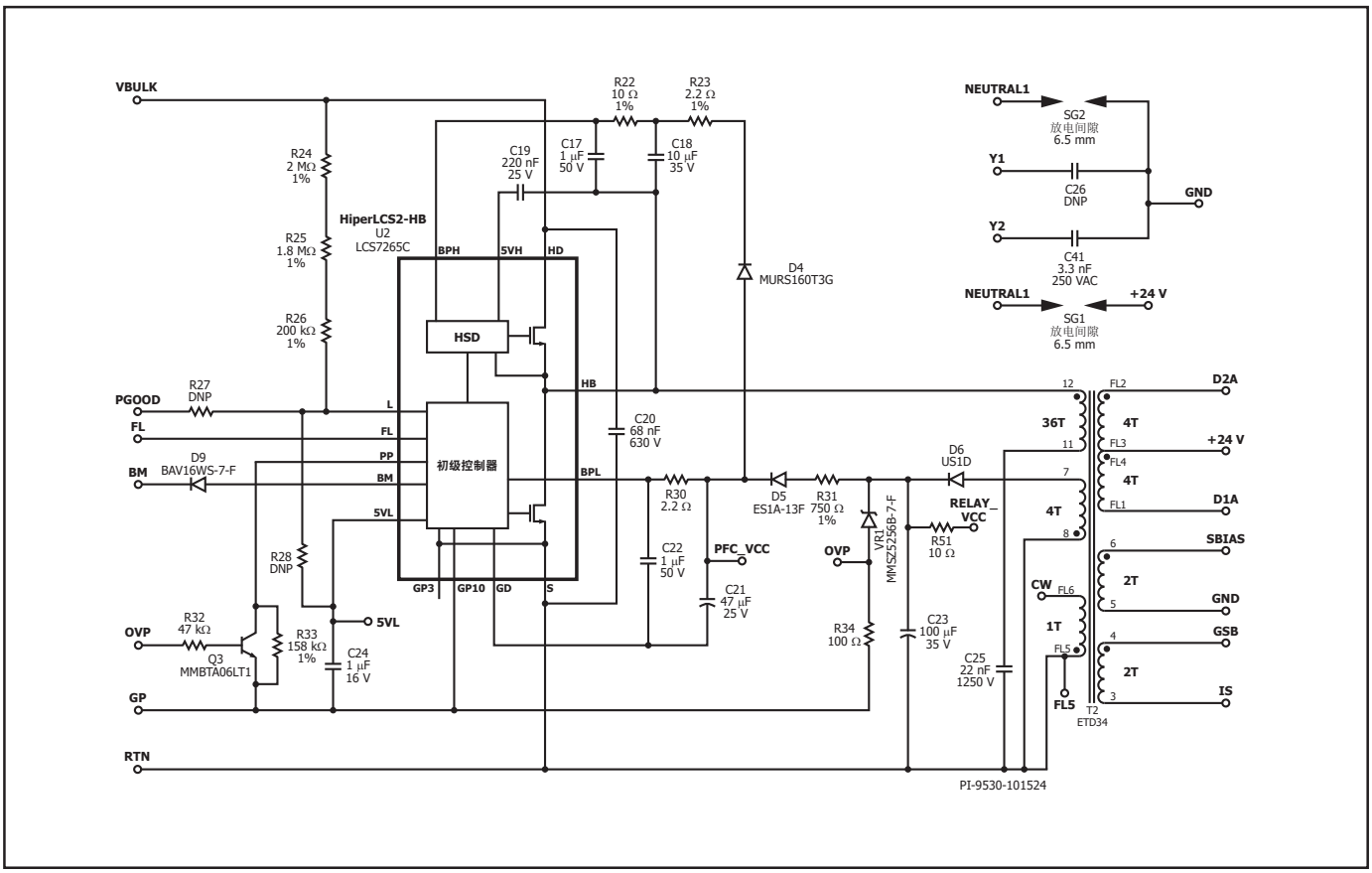


图 14. HiperLCS-2初级侧，220W/24V LCS7265C

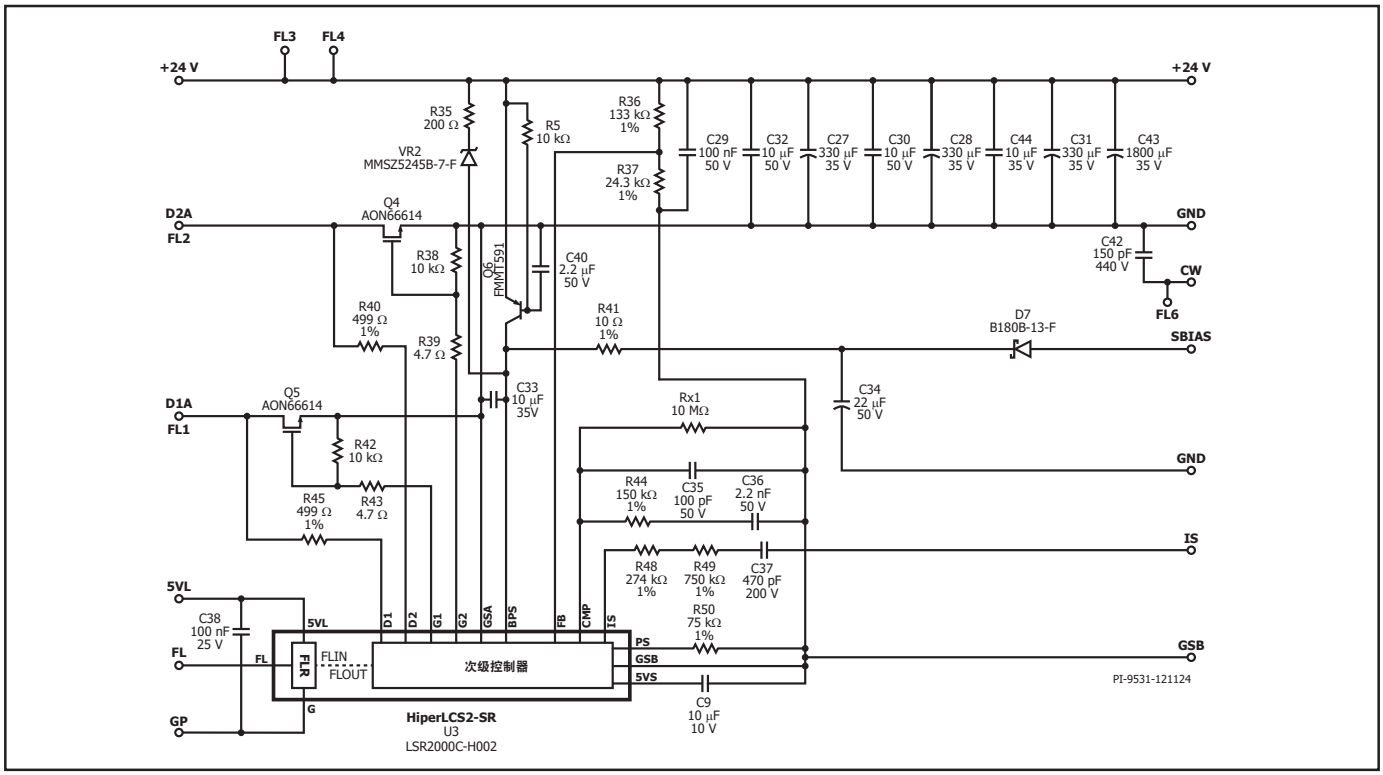


图 15. HiperLCS-2隔离和次级侧，220W/24V LSR2000C

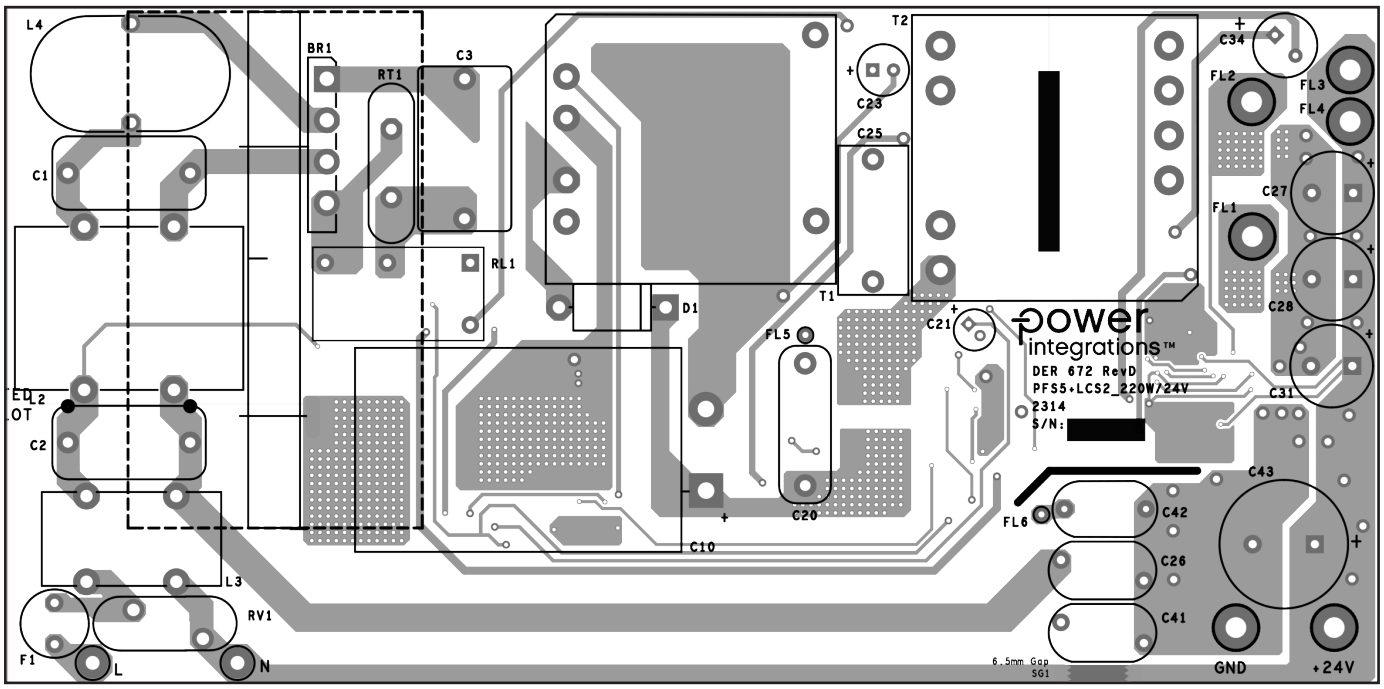


图 16. PCB布局，220W/24V（顶视图）

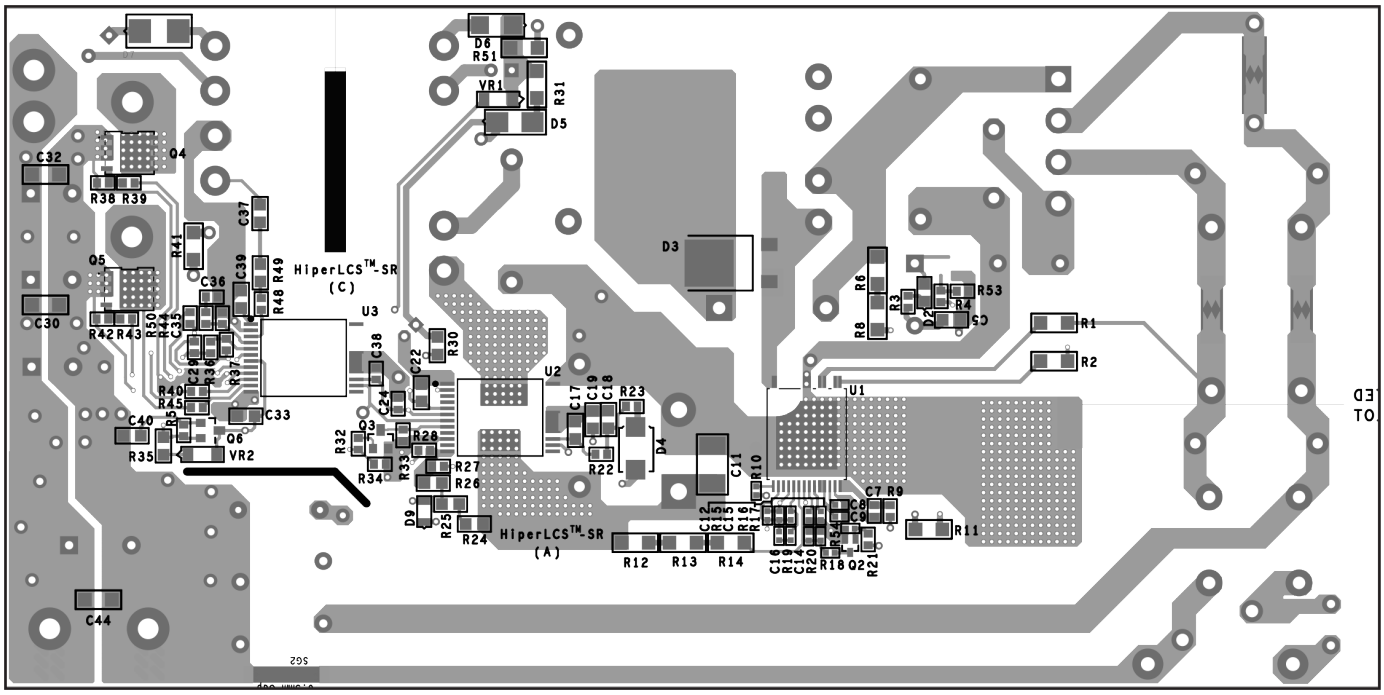


图 17. PCB布局，220W/24V（底视图）

LLC初级电路原理图(220W/24V)

本节介绍图12、图13和图14中的初级侧电路原理图。高压输入母线通过电容C1和C7进行滤波。输入电压检测（L引脚）通过电阻（R24、R25和R26）检测输入母线电压。当L引脚检测到UV_+阈值时，LCS2-HB (U2)将启动软启动。初级侧检测到的输出过压通过齐纳稳压管VR1和电阻R34从初级偏置绕组（变压器T2的引脚7和8）进行检测，并通过电阻R32和晶体管Q3耦合至PP引脚。当发生过压时，齐纳稳压管VR1导通且电流将通过晶体管Q3由PP引脚拉至接地。电阻R33设定PP引脚的初级频率范围和故障响应。二极管D9可以从BM引脚耦合，以控制外部浪涌继电器驱动电路和/或根据轻载情况改变PFC电压。注意：当处于轻载突发模式时，BM将切换为低电平状态。

电容C24和C22分别将5VL和BPL与GP（小信号初级接地）去耦。初级回路功率地(RTN)连接到S引脚（源极）、初级偏置绕组和电容C23。RTN接地以开尔文单点连接方式连接到大电容C1和C7的负极引脚。从布局的角度来看，将小信号GP接地与系统功率地(RTN)分开非常重要。注：RTN功率地旨在为系统噪声事件提供低阻抗路径，从而使次级耦合噪声电流可以安全地传输到RTN/大电容地，而不会干扰初级小信号接地(GP)。

二极管D6整流初级偏置绕组电压，电容C23去耦至RTN接地。电容C22在BPL引脚处提供板端高频逐周期去耦（至GD接地）。在开关之前，BPL引脚会对电容C22和C21（通过电阻R30）充电。电容C21提供足够的储能，以在初级偏置绕组作用之前维持启动开关。适当的C21容值，可以通过二极管D4和电阻R23为LCS-2上管偏置提供自举能量。电容C21还可为外部PFC级提供启动偏置。电容C21的大小应能在启动期间提供足够的偏置能量，而且对于自举，C21的电容容量应大于上管偏置电容C18电容的5倍。

当外部PFC级消耗大量电流时，电阻R30会限制BPL的输出电流。二极管D5用作阻断二极管，用于在偏置绕组激活之前阻断流向C23的BPL充电电流。正常工作期间，(U2)偏置电流由偏置绕组流至电容C23。BPL引脚具有一个内部分流稳压器，用于限制BPL电压。当BPL分流电压钳位处于活动状态时，电阻R31限制BPL分流电流。这反过来又限制了BPL在这种情况下的功率耗散。注：请特别注意稳态偏置绕组电压。如果电压高于BPL钳位阈值，则可能导致BPL电路出现不必要的额外耗散，从而可能导致LCS-2 (U2)意外过温关断。请注意，偏置绕组电压可能在从零到全输出负载的25%范围内变化。为了获得最佳空载性能，偏置绕组可在零负载条件下向偏置绕组提供至少15V的电压，而如果偏置绕组在BP引脚处的电压严重超过21V，分流器将工作。在下管功率MOSFET导通期间，上管自举电路通过二极管D4充电，然后通过电阻R23向电容C18充电。在启动时的前几个开关周期中，电容C18通常在不充电的情况下启动，电阻R23限制进入电容C18的自举电流。在自举期间，C18充电电流流过下管功率MOSFET，因此去掉电阻R23可能会导致在启动条件下触发安全电流限制。电阻R22和电容C17为BPH引脚提供进一步的低频滤波。上管5VH通过电容C19去耦。请注意，所有上管去耦均参考HB引脚。

谐振腔电感元件T2引脚11/12（集成变压器包括谐振电感LR和励磁电感LM）通过谐振电容C25由HB串联连接至初级回路RTN（初级功率地）。电容C42（耦合至RTN）是一个安全Y电容，用于将辅助绕组的反相初级绕组信号耦合至次级接地，以消除安规隔离带上的共模噪声，从而有助于降低传导EMI辐射。

LLC次级(220W/24V)

本节介绍图15中的次级侧电路原理图。HiperLCS2-SR (U3)具有隔离的初级侧引脚。引脚5VL接收来自LCS2-HB的5VL电压。引脚GP耦合至初级小信号地(GP)。电容C38对U3的5VL和GP引脚提供板端去耦。FL引脚为初级HiperLCS2-HB提供FluxLink信号。

变压器输出引脚T2 FL3/FL4提供正输出电压，该电压由电容C27、C28、C29、C30、C31、C32、C43和C44进行整流和滤波。这些电容的组合可提供低ESR，这在很大程度上决定了系统的输出纹波，其组合电容的选择应与所需的突发关断时间相匹配。这些电容去耦至次级功率地(GND)。变压器输出引脚T2 FL1/FL2分别通过同步整流管MOSFET Q4和Q5提供变压器返回回路。次级功率环路从T2 FL3/FL4到电容C27、C28、C29、C30、C31、C32、C43和C44，并经由MOSFET Q4和Q5返回至变压器T2 FL1/FL2。注：为了使两个次级功率相位达到最佳匹配，必须均衡次级功率路径，使通过Q4和Q5的路径长度相等。

电容C33将BPS与GSA（次级SR驱动器接地）去耦。电容C39将5VS与GSB（次级小信号器接地）去耦。二极管D7和电容C34对次级偏置绕组T2引脚6（相对于输出功率地GND）进行整流和滤波。电阻R41形成电容C33的附加高频滤波器。

启动时，LCS2-HB初级侧控制开关，直到LCS2-SR(U3)次级侧接管控制。在初级控制期间，输出电压将持续上升。从次级BPS电压超过UV+到LCS2-SR准备好接管系统控制之间存在一段时间(T_{WAKE})。在某些应用中，BPS（偏置绕组电压）的上升速度慢于V_{OUT} (+24V)，这使得V_{OUT}在次级控制之前就已超出稳压范围。为了避免这种情况，元件Q6、R5和C40组成了一个启动电路，在次级偏置绕组激活之前，直接从V_{OUT}为BPS提供快速的初始偏置。在某些设计中，可能需要齐纳稳压管VR2和R35提供较小的假负载，以确保输出在空载条件下保持稳压。

小信号次级接地GSB用于反馈和补偿。输出电压通过R36和R37进行检测，板端电容去耦将C29去耦至GSB（小信号次级地），以消除任何高频噪声。

CMP和GSB之间通过元件R44、C35和C36提供补偿，这些元件提供极点(C36)、零点（R44、C35）以及最终极点(C35)。变压器IS绕组T2引脚3（T2引脚4接地到GSB次级小信号接地）提供高频中压小信号，该信号通过C37耦合电容，然后通过电阻R48和R49耦合到IS引脚。

同步MOSFET Q4和Q5驱动经由电阻R39和R43从G1和G2引脚耦合。驱动电阻是可选元件，用于限制超高频MOSFET驱动振荡。在G1和G2至Q1和Q2栅极的FMEA开路连接条件下，存在板端下拉电阻R38和R42，以确保MOSFET Q4和Q5保持关断状态。SR接地GSA用于返回SR栅极驱动。D1和D2引脚通过电阻R40和R45分别检测同步整流管Q4和Q5的漏极电压。需要使用这些电阻来限制流入D1和D2引脚的负压监测电流。可以增加这些电阻值来调整SR关断阈值。增加电阻的阻值将导致SR在较高SR电流下关断。注：D1和D2信号路径从引脚D1和D2到电阻R40和R45，然后通过SR-MOSFET（Q4、Q5）往返于GSA。D1、R45、Q5和GSB的总路径长度与D2、R40、Q4和GSB的总路径长度应相等，以确保SR功能达到最佳。

PS引脚电阻R50可对次级侧用户选择进行设定，如突发阈值选项。

应用范例2

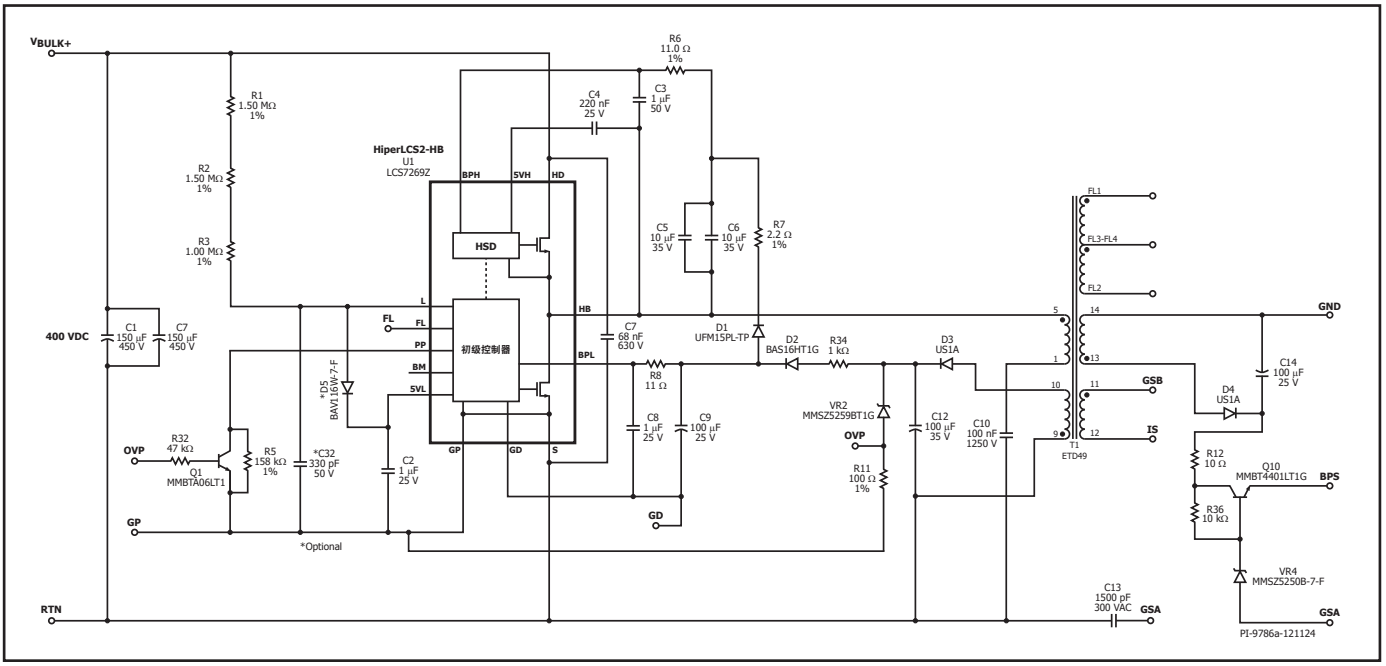


图 18. HiperLCS-2初级侧，1650W/60V LCS7269Z

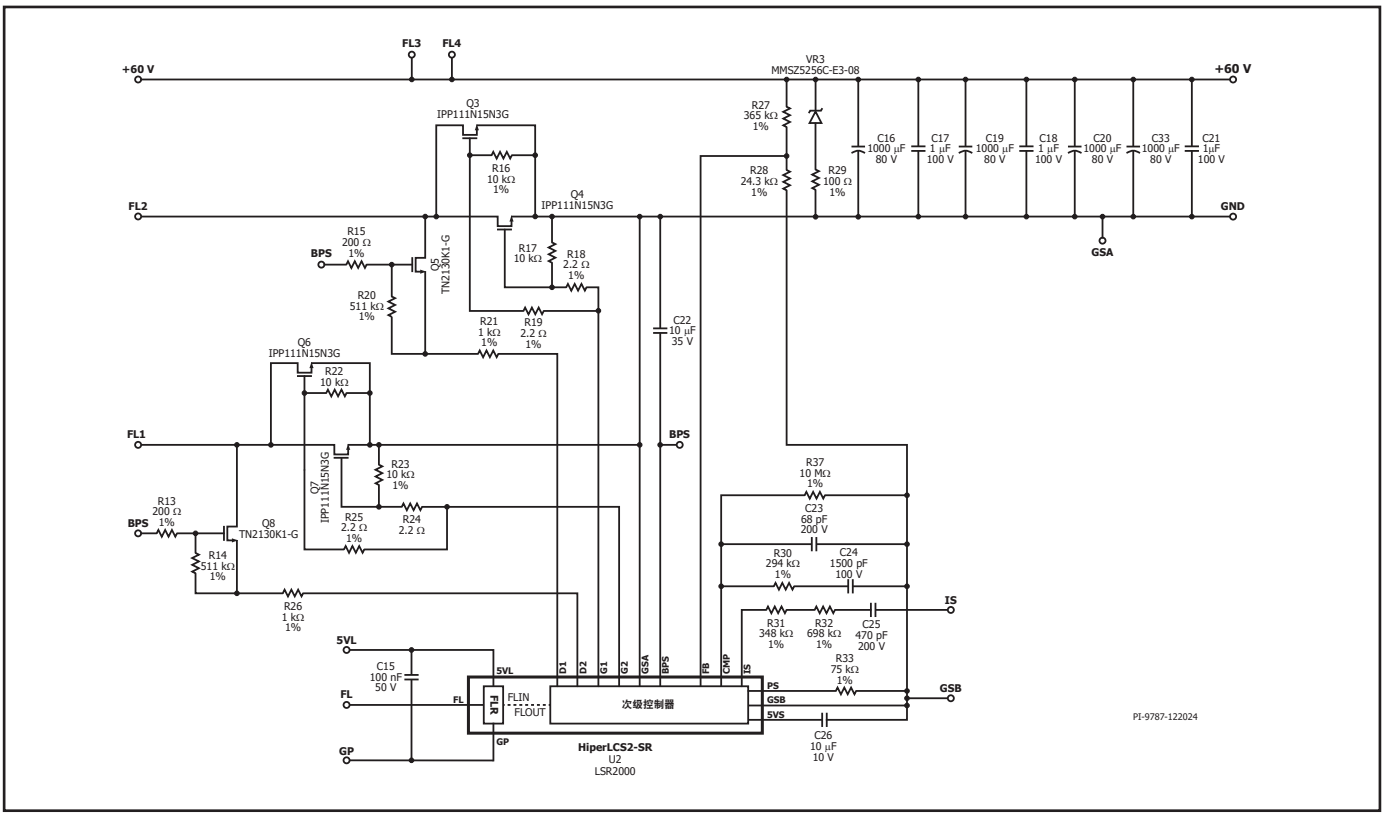


图 19. HiperLCS-2隔离和次级侧，1650W/60V LSR2000C

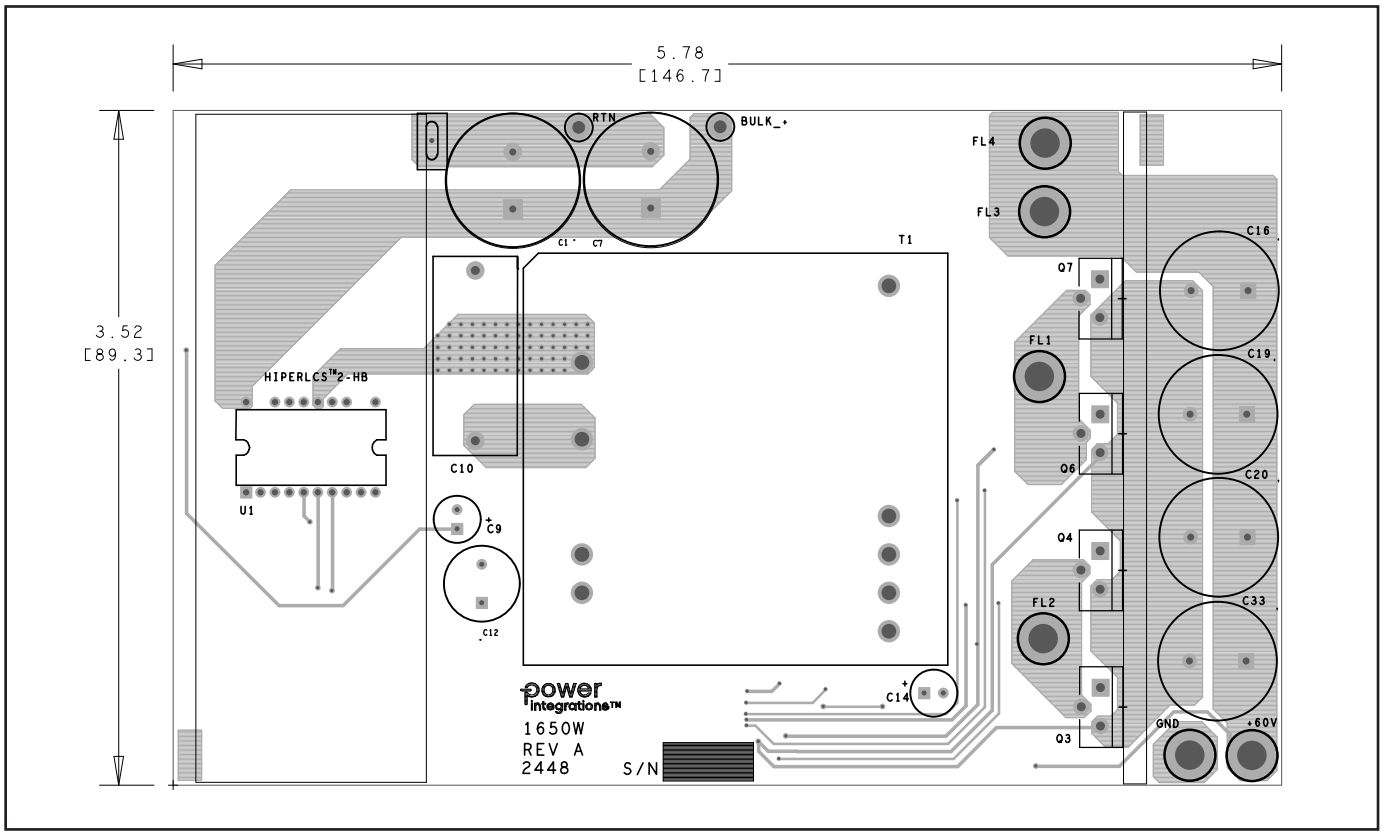


图 20. PCB布局，1650W/60V（顶视图）

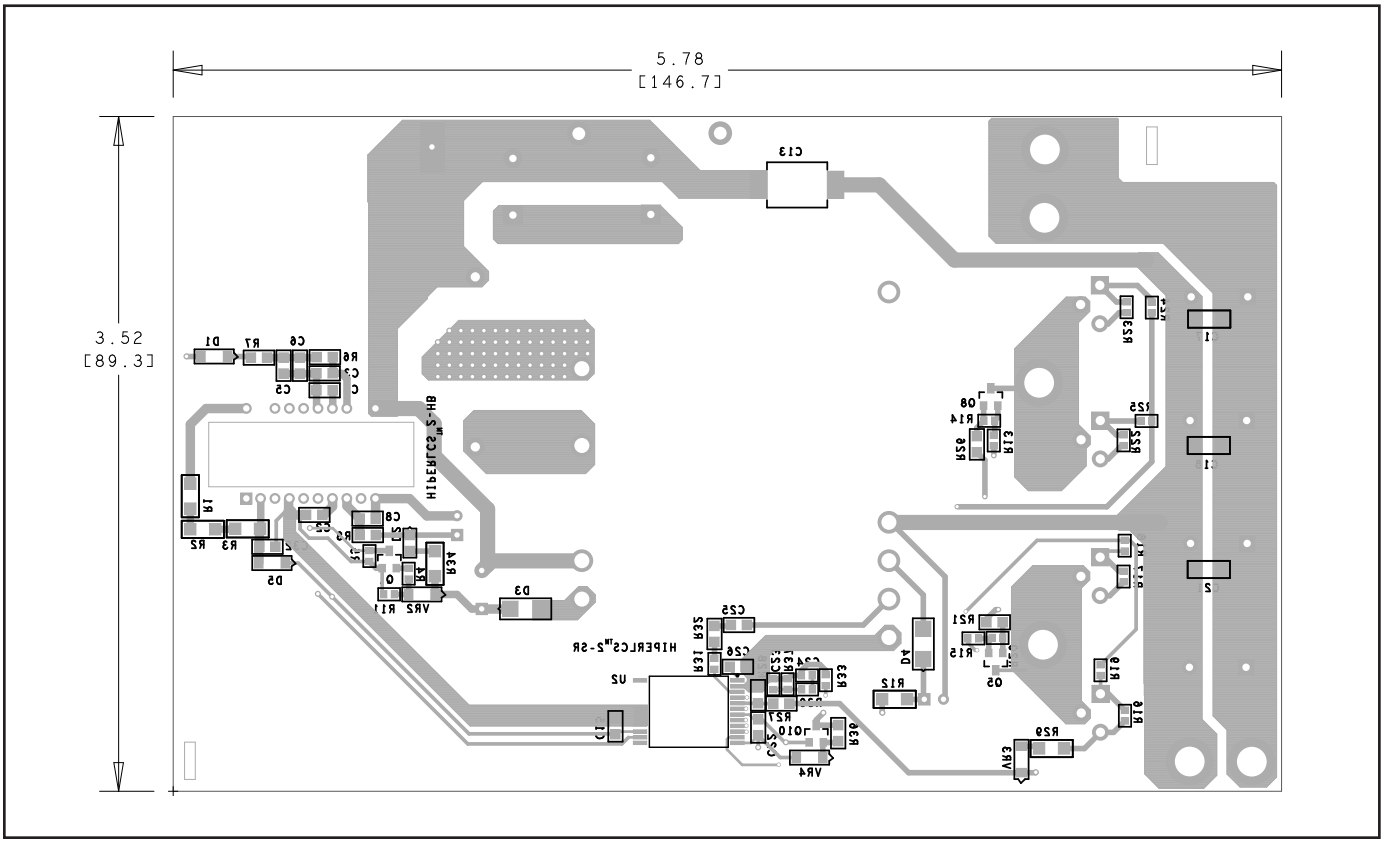


图 21. PCB布局，1650W/60V（底视图）

LLC初级电路原理图(1650W/60V)

本节介绍图18中的初级侧电路原理图。高压输入母线通过电容C1和C7进行滤波。输入电压检测（L引脚）通过电阻R1、R2和R3检测输入母线电压。当L引脚电压超过UV+阈值时，HiperLCS2-HB (U1)将启动软启动。初级侧检测到的输出过压通过齐纳稳压管VR2和电阻R11从初级偏置绕组（变压器T1的引脚9和10）进行检测，并通过电阻R4和晶体管Q1耦合至PP引脚。当发生过压时，齐纳稳压管VR2导通且电流将通过晶体管Q1由PP引脚拉至接地。电阻R5设定PP引脚的初级频率范围和故障响应。BM引脚可以耦合以控制外部浪涌继电器驱动电路和/或根据轻载情况改变PFC电压。注意：当处于轻载突发模式时，BM将切换为低电平状态。

电容C2和C8分别将5VL和BPL去耦到GP（小信号初级接地）。电容C2和C8分别将5VL和BPL引脚去耦到GP（小信号初级接地）。初级回路功率地(RTN)连接到S引脚（源极）、初级偏置绕组和电容C12，并且接地以开尔文单点连接方式连接到大电容C1和C7的负极引脚。从布局的角度来看，将小信号GP接地与系统功率地(RTN)分开非常重要。注：RTN功率地旨在为系统噪声事件提供低阻抗路径，从而使次级耦合噪声电流可以安全地传输到RTN/大电容地，而不会干扰初级小信号接地(GP)。二极管D3整流初级偏置绕组电压，电容C12去耦至RTN接地。电容C8在BPL引脚处提供板端高频逐周期去耦至GD接地。在启动充电期间进行开关之前，BPL引脚会对电容C8和C9（通过电阻R8）充电。当外部PFC级消耗大量电流时，电阻R8会限制BPL的输出电流。电容C9提供储能，以在初级偏置绕组作用之前维持启动。适当的C9容值，可以通过二极管D1和电阻R6为LCS-2上管偏置提供自举能量。电容C9还可为外部PFC级提供置。电容C9的大小应能在启动期间提供足够的偏置，而且对于自举，C9的电容容量应大于上管偏置电容容量(C5+C6)的5倍。二极管D2用作阻断二极管，以防止启动时的初始BPL充电电流在偏置绕组激活之前流入充电电容C12。正常工作期间，(U1)偏置电流由偏置绕组流至电容C12。BPL引脚具有一个内部分流稳压器，用于限制BPL电压。当BPL分流电压钳位处于活动状态时，电阻R34限制BPL分流电流。这反过来又限制了BPL在这种情况下的功率耗散。注：请特别注意稳态偏置绕组电压。如果电压高于BPL钳位阈值，则可能导致BPL电路出现额外耗散，从而可能导致LCS-2 (U1)意外过温关断。请注意，偏置绕组电压可能在从零到全输出负载的25%范围内变化。为了获得最佳空载性能，偏置绕组可在零负载条件下向偏置绕组提供至少15V的电压，而如果偏置绕组在BPL引脚处的电压严重超过21V，分流器将工作。

在下管功率MOSFET导通期间，上管自举电路通过二极管D1充电，然后通过电阻R7向电容C5和C6充电。在启动时的前几个开关周期中，电容C5和C6通常在不充电的情况下启动，电阻R7在电容电压完全耗尽时限制流入电容C5和C6的电流。在自举期间，C5和C6充电电流流过下管功率MOSFET，因此去掉电阻R7可能会导致在最差条件下触发安全电流限制。电阻R6和电容C3为BPH引脚提供进一步的低频滤波。上管5VH通过电容C4去耦。请注意，所有上管去耦均参考HB引脚。谐振腔电感元件T1引脚1/5（集成变压器包括谐振电感LR和励磁电感LM）通过谐振电容C10由HB串联连接至初级回路RTN（初级功率地）。

LLC次级电路原理图(1650W/60V)

本节介绍图19中的次级侧电路原理图。HiperLCS2-SR (U2)具有隔离的初级侧引脚。引脚5VL接收来自LCS2-HB (U1)的5VL电压。引脚GP耦合至初级小信号地(GP)。电容C15对U2的5VL和GP引脚提供板端去耦。FL引脚为初级HiperLCS2-HB提供FluxLink信号。

变压器输出引脚T1 FL3/FL4提供正输出电压，该电压由电容C16、C17、C18、C19、C20、C21和C33进行整流和滤波。这些电容的组合可提供低ESR，这在很大程度上决定了系统的输出纹波，其组合电容的选择应与所需的突发关断时间相匹配。这些电容去耦至次级功率地(GND)。

变压器输出引脚T1 FL1/FL2分别为同步整流管MOSFET Q3、Q4、Q6和Q7提供返回回路。次级功率环路从T1 FL3/FL4到电容C16、C17、C18、C19、C20、C21和C33，并经由MOSFET Q3、Q4、Q6和Q7，返回至变压器T1 FL1/FL2。注：为了使两个次级功率相位达到最佳匹配，必须均衡次级功率路径，使通过Q3、Q4和Q6、Q7的路径长度相等。

变压器T1的引脚13为二极管D4和电容C14供电，以整流和滤波次级偏置绕组，并返回至T1/14和次级功率地(GND)。元件R12、R36、Q10和VR4组成稳压电路，为BPS提供有限的偏置电压。VR4返回至次级SR驱动接地(GSA)。

电容C22将BPS与GSA（次级SR驱动器接地）去耦。电容C26将5VS与GSB（次级小信号器接地）去耦。

变压器T1的引脚13为二极管D4和电容C14供电，以整流和滤波次级偏置绕组，并返回至T1/14和GND（次级功率地）。元件R12、R36、Q10和VR4（连接至GSA次级SR驱动接地）组成稳压电路，为BPS提供有限的偏置电压。这对于所需偏置绕组圈数介于分立步进之间的设计很有帮助。可能需要齐纳稳压管VR3和R29提供较小的假负载，以确保输出在空载条件下保持稳压。输出电压通过电阻R27和R28检测并返回GSB（次级小信号接地）。注：将与GSB去耦的板端小容值电容可能有助于消除任何高频噪声。

小信号次级接地GSB用于反馈、补偿，也用作IS引脚信号的接地。SR接地GSA用于返回SR栅极驱动。CMP和GSB之间通过元件R30、C24和C23提供补偿，这些元件提供极点(C24、R30)、零点（R30、C23）以及最终极点(C23)。变压器IS绕组T2引脚12（T2引脚11接地到GSB）提供高频中压小信号，该信号通过C25耦合电容，然后通过电阻R32和R31耦合到IS引脚。

D1和D2引脚通过电阻R21和R26分别检测同步整流管Q3、Q4、Q6和Q7的漏极电压。需要使用这些电阻来限制流入D1和D2引脚的负压监测电流。可以增加这些电阻值来调整SR关断阈值。增加电阻的阻值将导致SR在较高SR电流下关断。

在SR关断期间，MOSFET Q5和Q8充当阻断FET，将V(R21)和V(R26)的最大电压限制在大约BPS（BPS + Q5、Q8阈值）电压范围内。V(D1)和V(D2)上的正常最大电压约为$2 \times V_{OUT}$。D1和D2引脚的最大引脚电压额定值为150V（或~120V，80%降额）。此Q5、Q8电压限制电路推荐用于$2 \times V_{OUT} > = 120V$的设计。

同步MOSFET Q3、Q4、Q6和Q7驱动经由电阻R18、R19、R24和R25从G1和G2引脚耦合。驱动电阻是可选元件，用于限制超高频MOSFET驱动振荡。在G1和G2至Q3、Q4、Q6和Q7栅极的FMEA开路连接条件下，存在板端下拉电阻R16、R17、R22和R23，以确保MOSFET Q3、Q4、Q6和Q7保持关断状态。

PS引脚电阻R33可对次级侧用户选择进行设定，如突发阈值。

绝对最大额定值[1,2] – LCS726xC和LCS726xZ

HD引脚电压[2] ..... -1.3V到600V
HB引脚电压[2] ..... -1.3V到600V
HB引脚峰值电流[4,5]：LCS7260C 2.9A
LCS7262C 5.8A
LCS7265C 10.9A
LCS7265Z 10.9A
LCS7268Z 17.5A
LCS7269Z 34.8A
BPH引脚电压[3,5] ..... -0.3V到27V
BPL引脚电压[5] ..... -0.3V到27V
BPL引脚电流 50mA
5VH引脚电压[3] ..... -0.3V到6V
5VL引脚电压 ..... -0.3V到6V
FL、PP引脚电压 ..... -0.3V到6V
BM引脚电压 ..... -0.3V到6V
BM引脚电流 10mA
L引脚电压 ..... -0.3V到600V
L引脚电流 1mA
S引脚至GP或GD引脚电压 ..... ±0.33V
结温度[5]：
FREDFET ..... -40°C到160°C
驱动器 ..... -40°C到150°C
贮存温度 ..... -65°C到150°C
环境温度 ..... -40°C到105°C
引线温度 ..... 260°C

备注：
1. 在短时间内施加器件允许的最大额定值不会引起产品永久性的损坏。但长时间用在器件允许的最大额定值时，会对产品的可靠性造成影响。
2. 所有电压都是以T_A = 25°C时的下管源极S和信号地GP、GD为参考点（另行说明者除外）。
3. 以T_A = 25°C时的半桥连接HB为参考点。
4. 每个FREDFET的连续直流输出电流，在25°C壳体温度和125°C结温下计算得出。
5. 通常由内部电路控制。

热阻

热阻：InSOP-24C封装
LCS7260C (θ_{JA})..... 74°C/W[1]，59°C/W[2]
LCS7262C (θ_{JA})..... 68°C/W[1]，53°C/W[2]
LCS7265C (θ_{JA})..... 63°C/W[1]，51°C/W[2]
POWeDIP-20B封装
LCS7265Z ($\theta_{JC(HB\ or\ HD)}$) ..... 1.8°C/W[3]
LCS7268Z ($\theta_{JC(HB\ or\ HD)}$) ..... 1.3°C/W[3]
LCS7269Z ($\theta_{JC(HB\ or\ HD)}$) ..... 0.9°C/W[3]

备注：
1. 独立裸焊盘（HB或HD）焊在0.36平方英寸(232mm²)、2盎司(610g/m²)的铺铜区域。
2. 独立裸焊盘（HB或HD）焊在1.0平方英寸(645mm²)、2盎司(610g/m²)的铺铜区域。
3. 结到外壳(POWeDIP)的最大热阻$\theta_{JC(HB\ or\ HD)}$在每个HB或HD开关下方进行测量。组合封装$\theta_{JC(TOTAL)}$是HB或HD开关的并联组合，计算公式为$\theta_{JC(TOTAL)} = \theta_{JC(HB\ or\ HD)} / 2$。
POWeDIP使用M2 x 0.4螺丝和M2金属垫圈安装。在POWeDIP封装和散热片之间使用导热硅脂。确保封装居中，并按照以下顺序将封装装配到散热片上：
   a. 轻轻拧紧第一颗螺丝，直到0.3英寸磅为止。
   b. 拧紧第二颗螺丝，直到0.3英寸磅为止。
   c. 将第一颗螺丝再次拧紧至最大扭矩1.0英寸磅。
   d. 将第二颗螺丝再次拧紧至最大扭矩1.0英寸磅。

参数	符号	条件 T_{JC} = 0°C到100°C BP = BPH = 18V （除非另有说明）		最小值	典型值	最大值	单位
初级上管控制器/驱动器							
BPH引脚							
BPH-HB欠压启动阈值	$V_{BPH(UV+)}$			12.4	13.2	14	V
BPH-HB欠压停止阈值	$V_{BPH(UV-)}$			10.15	10.8	11.3	V
BPH-HB启动/停止滞回	$V_{BPH(UV)(HYST)}$				2.4		V
BPH (HD)充电输出电流	$I_{BPH(CH)}$				-1.3		mA
BPH-HB UV至分流器间距	$V_{BPH(SHGAP)}$	见注释D			9		V
BPH-HB分流器起始电压	$V_{BPH(SHON)}$	I_{BPHSH} = 250μA		23.00	24.48	26.35	V
BPH-HB分流器最大电压	$V_{BPH(SHMX)}$	I_{BPHSH} = 26mA		23.50	24.55	27	V
BPH分流电流	$I_{BPH(SH)}$			0		26	mA
BPH引脚电流开关消耗	$I_{BPH(SW)}$	F_{SW} = 208kHz	LCS7260C	1.4	1.7	2.0	mA
			LCS7262C	1.9	2.2	2.5	mA
			LCS7265C	3.0	3.3	3.6	mA
			LCS7265Z	2.7	3.10	3.4	mA
			LCS7268Z	3.9	4.45	5.1	mA
			LCS7269Z	6.7	8.00	10	mA
BPH引脚电流非开关消耗	$I_{BPH(NSW)}$	无开关，$V_{BPH} > V_{BPH(UV+)}$		90	115	150	μA
5VH引脚							
5VH-HB上电阈值	$V_{5VH(UV+)}$	见注释A		4.85	4.9	4.99	V
5VH-HB上电阈值	$V_{5VH(UV-)}$	见注释A		4.45	4.55	4.7	V
5VH-HB上电滞回	$V_{5VH(UV)(HYST)}$	见注释A		0.3	0.35	0.4	V
5VH-HB输出电压	V_{5VH}	I_{5VH} = 0mA			5.17		V
初级下管控制器/驱动器							
BPL引脚							
BPL欠压启动阈值	$V_{BPL(UV+)}$			13	13.7	14.3	V

参数	符号	条件 T_{JC} = 0°C到100°C BP = BPH = 18V （除非另有说明）		最小值	典型值	最大值	单位
初级下管控制器/驱动器（续上）							
BPL欠压停止阈值	$V_{BPL(UV-)}$			10.4	11.4	12	V
BPL启动/停止滞回	$V_{BPL(UV)(HYST)}$				2.3		V
BPL (HD)低充电电流	$I_{BPL(CH)LO}$	V_{HB} = 50V，V_{BP} = 0V		-2.5	-1.9	-1.55	mA
BPL (HD)充电输出电流	$I_{BPL(CH)}$	V_{HB} = 50V，V_{BP} = 10V		-10	-7.7	-4.2	mA
BPL UV至分流器间距	$V_{BPL(SHGAP)}$	见注释D			9		V
BPL分流器起始电压	$V_{BPL(SHON)}$	I_{BPLSH} = 500µA		20	21.61	23	V
BPL分流器最大电压	$V_{BPL(SHMX)}$	I_{BPLSH} = 26mA		20	21.83	23.50	V
BPL引脚电流开关消耗	$I_{BPL(SW)}$	F_{SW} = 208kHz	LCS7260C	2.4	2.7	3.2	mA
			LCS7262C	3	3.3	3.6	mA
			LCS7265C	4.1	4.5	5.0	mA
			LCS7265Z	3.6	4.2	6.2	mA
			LCS7268Z	5.3	6	7	mA
			LCS7269Z	8	10.9	13.7	mA
BPL引脚电流非开关消耗	$I_{BPL(NSW)}$	无开关，V_{BPL} > $V_{BPL(UV+)}$		600	780	950	µA
5VL引脚							
5VL上电阈值	$V_{5VL(UV+)}$	C5VL = 1µF/10V陶瓷 见注释A		4.85	4.9	4.99	V
5VL上电阈值	$V_{5VL(UV-)}$	C5VL = 1µF/10V陶瓷 见注释A		4.45	4.55	4.70	V
5VL上电阈值	$V_{5VL(HYST)}$	C5VL = 1µF/10V陶瓷 见注释A		0.30	0.35	0.40	V
5VL输出电压	V_{5VL}	I_{5VL} = 0mA			5.15		V
BM引脚							
BM – 导通触发周期（无FL）	$T_{BM(ON)}$	见注释A			5		ms
BM – 导通触发去抖动	$T_{BM(DB)}$	见注释A			5		秒
BM – 关断触发周期（有FL）	$T_{BM(OFF)}$	见注释A			2		ms
BM – 电流源	$I_{BM(SRC)}$	BM驱动高电流，V_{BM} = 0V 见注释A、C			-19		mA
BM – 下拉电流	$I_{BM(SNK)}$	BM驱动低电流，V_{BM} = V_{5VL} 见注释A			24		mA
BM – 导通输出电压	$V_{BM(ON)}$	I_{BM} = -2mA		4.2	4.65		V
BM – 关断输出电压	$V_{BM(OFF)}$	I_{BM} = +2mA			0.005	0.1	V

参数	符号	条件 T_{JC} = 0°C到100°C BP = BPH = 18V （除非另有说明）	最小值	典型值	最大值	单位
初级下管控制器/驱动器（续上）						
FL引脚						
FL – 逻辑1输入高电压	$V_{FL(IH)}$			3.2	4.2	V
FL – 逻辑0输入低电压	$V_{FL(IL)}$		1.2	1.5		V
L引脚						
L引脚击穿电压	$V_{L(BV)}$	L引脚禁止（突发关断状态）	600			V
L引脚UV停止阈值电流	$I_{L(UV-)}$		44	49	54	µA
L引脚UV重启动阈值电流	$I_{L(UV+)}$		58	63.5	69	µA
L引脚OV重启动阈值电流	$I_{L(OV-)}$		98	108	118	µA
L引脚OV停止动阈值电流	$I_{L(OV+)}$		110	123	135	µA
L引脚UV滞回电流	$I_{L(UV)(HYST)}$		12.0	14.6	17.2	µA
L引脚OV滞回电流	$I_{L(OV)(HYST)}$		12.5	15.2	18.2	µA
L引脚下拉电流	$I_{L(SNK)}$	见注释A、C	200			µA
L引脚UV停止灌电压	$V_{L(SNK)(UV-)}$	$I_{L(SNK)} = I_{L(UV-)}$		1.6		V
L引脚UV启动灌电压	$V_{L(SNK)(UV+)}$	$I_{L(SNK)} = I_{L(UV+)}$		1.7		V
L引脚OV启动灌电压	$V_{L(SNK)(OV-)}$	$I_{L(SNK)} = I_{L(OV-)}$		2.0		V
L引脚OV停止灌电压	$V_{L(SNK)(OV+)}$	$I_{L(SNK)} = I_{L(OV+)}$		2.1		V
PP引脚						
PP引脚远程关断阈值	$I_{PP(REM-)}$		-17	-13.5	-10	µA
PP引脚远程导通阈值	$I_{PP(REM+)}$		-47	-39	-32	µA
PP引脚远程导通/关断滞回	$I_{PP(REM)(HYST)}$		20	25.5	31	µA
PP引脚远程导通电压	$V_{PP(REM+)}$			0.81		V
PP引脚远程关断电压	$V_{PP(REM-)}$			0.86		V
PP引脚故障清除阈值	$I_{PP(FLT-)}$		-93	-79	-66	µA
PP引脚故障确认阈值	$I_{PP(FLT+)}$		-95	-81	-68	µA

参数	符号	条件 T_{JC} = 0°C到100°C BP = BPH = 18V （除非另有说明）		最小值	典型值	最大值	单位
初级下管控制器/驱动器（续上）							
PP引脚远程导通/关断滞回	$I_{PP(FLT)(HYST)}$				1		µA
PP引脚故障确认电压	$V_{PP(FLT+)}$				0.75		V
PP引脚选择0电阻	$R_{PP(SEL0)}$	所需电阻为1% E96系列			59		kΩ
PP引脚选择1电阻	$R_{PP(SEL1)}$	所需电阻为1% E96系列			158		kΩ
PP引脚选择2电阻	$R_{PP(SEL2)}$	所需电阻为1% E96系列			226		kΩ
PP引脚选择3电阻	$R_{PP(SEL3)}$	所需电阻为1% E96系列			316		kΩ
PP引脚选择4电阻	$R_{PP(SEL4)}$	所需电阻为1% E96系列			412		kΩ
PP引脚选择5电阻	$R_{PP(SEL5)}$	所需电阻为1% E96系列			536		kΩ
PP引脚选择6电阻	$R_{PP(SEL6)}$	所需电阻为1% E96系列			715		kΩ
PP引脚选择7电阻	$R_{PP(SEL7)}$	所需电阻为1% E96系列			1020		kΩ
HB MOSFET							
HB-S击穿电压额定值	$V_{HBS(BV)}$			600			V
HB-S反向电压额定值	$V_{HBS(BV)}$	见注释A		-1.5			V
HB启动预充电电流至S引脚	$I_{HB(PRE)}$				2		mA
HB $R_{DS(ON)}$	$R_{DS(ON)}$	I_{HB} = 0.8A， T_{JS} = 25ºC，400µs单脉冲	LCS7260C		1.49		Ω
		I_{HB} = 1.6A， T_{JS} = 25ºC，400µs单脉冲	LCS7262C		0.73		Ω
		I_{HB} = 3.2A， T_{JS} = 25ºC，400µs单脉冲	LCS7265C		0.41		Ω
		I_{HB} = 3.2A， T_{JS} = 25ºC，400µs单脉冲	LCS7265Z		0.41		Ω
		I_{HB} = 4.8A， T_{JS} = 25ºC，400µs单脉冲	LCS7268Z		0.26		Ω
		I_{HB} = 9.8A， T_{JS} = 25ºC，400µs单脉冲	LCS7269Z		0.13		Ω

参数	符号	条件 T_{JC} = 0°C到100°C BP = BPH = 18V （除非另有说明）		最小值	典型值	最大值	单位
初级下管控制器/驱动器（续上）							
HB MOSFET							
合并HB Q_{OSS} (0 ..480VDC)	$Q_{HBOSS(480V)}$	V_{GS} = 0V，V_{DS} = 0 - 480V， 见注释D	LCS7260C	40	50	60	nC
			LCS7262C	81	100	120	nC
			LCS7265C	153	189	225	nC
			LCS7265Z	153	189	225	nC
			LCS7268Z	245	302	360	nC
			LCS7269Z	490	604	720	nC
HB安全电流限流点	$I_{HB(SFTY)}$	见注释C	LCS7260C		2.7		A
			LCS7262C		5.4		A
			LCS7265C		10.1		A
			LCS7265Z		10.1		A
			LCS7268Z		16.2		A
			LCS7269Z		32.4		A
HB启动电流限流点	$I_{HB(IOVL)}$	见注释C	LCS7260C		1.9		A
			LCS7262C		3.7		A
			LCS7265C		7.0		A
			LCS7265Z		7.0		A
			LCS7268Z		11.2		A
			LCS7269Z		22.3		A
HB启动降低电流限流点	$I_{HB(IOVL-)}$	见注释C、D	LCS7260C		0.66		A
			LCS7262C		1.29		A
			LCS7265C		2.43		A
			LCS7265Z		2.43		A
			LCS7268Z		3.89		A
			LCS7269Z		7.74		A

参数	符号	条件 T_{JC} = 0°C到100°C BP = BPH = 18V （除非另有说明）		最小值	典型值	最大值	单位
初级下管控制器/驱动器（续上）							
HB二极管							
HB二极管正向电压	$V_{HB(F)}$	I_F = 1.0A， V_{GS} = 0V，T_J = 100°C 见注释D	LCS7260C		1.13		V
			LCS7262C		0.9		V
			LCS7265C		0.8		V
			LCS7265Z		0.8		V
			LCS7268Z		0.74		V
			LCS7269Z		0.66		V
HB二极管反向恢复电流	$I_{HB(RRM)}$	I_F = $I_{HB(RRM)}$ A， di/dt = 200A/µs， V_R = 400V，T_J = 125°C 见注释D	LCS7260C		4.0		A
			LCS7262C		5.6		A
			LCS7265C		8		A
			LCS7265Z		8		A
			LCS7268Z		10.2		A
			LCS7269Z		20.4		A
HB二极管反向恢复时间	$T_{HB(RR)}$	I_F = $I_{HB(RRM)}$ A， di/dt = 200A/µs， V_R = 400V，T_J = 125°C 见注释D	LCS7260C		110		ns
			LCS7262C		170		ns
			LCS7265C		200		ns
			LCS7265Z		200		ns
			LCS7268Z		200		ns
			LCS7269Z		200		ns
HB二极管反向恢复电荷	$Q_{HB(RR)}$	I_F = $I_{HB(RRM)}$ A， di/dt = 200A/µs， V_R = 400V，T_J = 125°C 见注释D	LCS7260C		220		nC
			LCS7262C		480		nC
			LCS7265C		840		nC
			LCS7265Z		840		nC
			LCS7268Z		1200		nC
			LCS7269Z		2400		nC

参数	符号	条件 T_{JC} = 0°C到100°C BP = BPH = 18V （除非另有说明）	最小值	典型值	最大值	单位
初级下管控制器/驱动器（续上）						
HD引脚						
HD-S击穿电压	$V_{HDS(BV)}$		600			V
HD-HB击穿电压额定值	$V_{HBHD(BV)}$		600			V
HD-HB反向电压额定值	$V_{HBS(BV)}$	见注释A	-1.5			V
半桥过温停止	$HB_{(OT)(STOP)}$	见注释A	131	139	147	°C
半桥过温滞回	$HB_{(OT)(HYST)}$	见注释A	10	14	18	°C
LS控制器过温停止	$LS_{(OT)(STOP)}$	见注释A	115	125	135	°C
LS控制器过温启动	$LS_{(OT)(START)}$	见注释A	66	78	90	°C

备注：
A. 未测试参数。由设计保证。
B. 在典型的LLC应用电路中。
C. 通常由内部电路控制。
D. 未测试参数。基于器件特性。

绝对最大额定值[1,2] – LSR2000C

BPS引脚电压 .....-0.3V到25V
BPS引脚电流 2A
D1、D2引脚电压 .....-1.5V到150V
FB引脚电压 ..... -0.3V到6V
CMP引脚电压 ..... -0.3V到6V
G1、G2引脚电压 .....-0.3V到20V
IS引脚电压 ..... -0.3V到5V
5VS引脚电压 ..... -0.3V到6V
5VL引脚电压(wrt GP)..... -0.3V到6V
FL引脚电压(wrt GP)..... -0.3V到6V
结温度[3]..... -40至150°C
贮存温度 .....-65°C到150°C
环境温度 .....-40°C到105°C
引线温度[4] ..... 260°C

备注：
1. 除非另有说明，否则所有电压都是以T_A = 25°C时的GSA、GSB为参考点。
2. 在短时间内施加器件允许的最大额定值不会引起产品永久性的损坏。但长时间用在器件允许的最大额定值时，会对产品的可靠性造成影响。
3. 通常由内部电路控制。
4. 在距壳体1/16英寸处测量，持续时间5秒。
5. 小于500ms的绝对最大电压为3V。

热阻

热阻：InSOP-24D
(θ_{JA}) .....90°C/W[1]

备注：
1.引脚2和12焊在0.36平方英寸(232mm²)、2盎司(610g/m²)共用铺铜区域。

参数	条件	额定值	单位
UL1577额定值			
次级侧功率额定值	TAMB = 25°C 见注释A	820	mW
次级侧功率额定值	TAMB = 105°C	300	mW
次级侧电流额定值	TAMB = 25°C 见注释A	34	mA
封装特性			
电气间隙		11.35	mm（最小值）
爬电距离		11.35	mm（最小值）
绝缘材料内的间距(DTI)		0.4	mm（最小值）
瞬态隔离电压		6	kV（最小值）
相对漏电起痕指数(CTI)		600	-

注释A：关于UL测试的备注：次级侧引脚7 BPS为次级侧的IC内部控制器供电，并用作恒流负载。该引脚用于接受8-24VDC范围内的电压（如规格所示），并且在该电压范围上限处的最大功耗为818mW。

参数	符号	条件 BPS = 12V T_J = 0°C到100°C （除非另有说明）		最小值	典型值	最大值	单位
安规隔离带次级侧							
频率引脚							
FMIN频率范围0	$F_{MIN(FR0)AUTO}$	见注释A	LSR2000C H001	21	23	24	kHz
FMIN频率范围1	$F_{MIN(FR1)AUTO}$		LSR2000C H002	28	30	32	kHz
FMIN频率范围2	$F_{MIN(FR2)AUTO}$		LSR2000C H003	41	45	47	kHz
FMIN频率范围3	$F_{MIN(FR3)AUTO}$		LSR2000C H004	55	60	63	kHz
			LSR2000C H005				
FMAX频率范围0	$F_{MIN(FR0)LATCH}$		LSR2000C H001	123	135	141	kHz
FMAX频率范围1	$F_{MIN(FR0)LATCH}$		LSR2000C H002	167	183	191	kHz
FMAX频率范围2	$F_{MIN(FR0)LATCH}$		LSR2000C H003	246	270	282	kHz
FMAX频率范围3	$F_{MIN(FR0)LATCH}$		LSR2000C H004	334	366	383	kHz
			LSR2000C H005				
BPS引脚							
BPS欠压关断阈值	$V_{BPS(UV-)}$			7.0	7.25	7.5	V
BPS高于UV启动阈值	$V_{BPS(UV+)}$			7.3	7.55	7.8	V
BPS启动/停止滞回	$V_{BPS(UV)(HYST)}$				0.29		V
BPS引脚突发电流	$I_{BPS(BURST)}$	超轻载开关操作，G1、G2悬空，见注释D			600		µA
BPS引脚电流消耗	$I_{BPS(SW)}$	器件的G1、G2悬空，V_{BPS} = $V_{BPS(UV+)}$	频率范围0 (90kHz)		9.9		mA
			频率范围1 (120kHz)		12.5		mA
			频率范围2 (180kHz)		17.6		mA
			频率范围3 (240kHz)		23.2		mA
5VS引脚							
5VS次级上电阈值	$V_{5VS(UV+)}$	C_{5VS} = 1µF/10V陶瓷 见注释A		4.25	4.30	4.37	V
5VS次级断电阈值	$V_{5VSU(V-)}$	C_{5VS} = 1µF/10V陶瓷 见注释A		4.15	4.2	4.25	V
5VS滞回	$V_{5VS(HYST)}$	C_{5VS} = 1µF/10V陶瓷 见注释A		0.08	0.1	0.12	V
5VS输出电压	V_{5VS}	I_{5VS} = 0mA，见注释A			5.18		V
IS引脚							
IS引脚输入共模电压	$V_{IS(CM)}$				2.8		V
IS引脚输入阻抗	$R_{IS(IN)}$			3.2	3.7	4.3	kΩ
IS引脚输入电流削波阈值	$I_{IS(CLP)}$			-44	-39	-32	µA
IS引脚增益	$G_{IS(CMP)}$			-74	-72	-70	kV/A
IS极	$F_{IS(CMP)}$	见注释A		2.1	3.3	4.4	MHz

参数	符号	条件 BPS = 12V T_J = 0°C到100°C （除非另有说明）	最小值	典型值	最大值	单位
安规隔离带次级侧（续上）						
CMP引脚						
CMP引脚最大输出电流	$I_{CMP(OUT)(MAX)}$	V_{FB} = $V_{FB(STOP)(TH)}$ 见注释D	50	80	140	µA
CMP引脚突发关断2.5V拉	$R_{CMP(PULL)(2V5)}$	在突发关断期间 见注释A		1		MΩ
FB引脚						
FB引脚REF阈值	$V_{FB(REF)}$	V_{FB}，ICMP = 0时	3.7	3.75	3.8	V
FB引脚停止加阈值	$V_{FBSTOP(TH)}$		3.91	3.96	4.01	V
FB引脚停止 – VFBREF	$V_{FBSTOP(DIFF)}$	差异$V_{FBSTOP(TH)}$ – V_{FBREF}	194	210	226	mV
FB引脚最大阈值	$V_{FB(MAX)(TH)}$		3.72	3.77	3.81	V
FB引脚最大 – VFBREF	$V_{FB(MAX)(DIFF)}$	差异$V_{FBMAX(TH)}$ – V_{FBREF}	6	19	32	mV
FB引脚最小阈值	$V_{FB(MIN)(TH)}$		3.69	3.73	3.77	V
FB引脚最小 – VFBREF	$V_{FBMIN(DIFF)}$	差异$V_{FBMIN(TH)}$ – V_{FBREF}	-32	-19	-6	mV
FB引脚REG阈值	$V_{FBREG(TH)}$		3.7	3.75	3.8	V
FB引脚REG – VFBREF	$V_{FBREG(DIFF)}$	差异$V_{FBREG(TH)}$ – V_{FBREF}	-14	0	14	mV
FB引脚VREG – VMIN差异	$V_{FBREG(MIN)}$		6	19	32	mV
FB引脚VMAX – VMIN差异	$V_{FB(MAX)MIN}$		25	39	52	mV
FB引脚MINBOOST阈值	$V_{FBBSTN(TH)}$		3.54	3.60	3.65	V
FB引脚MINBOOST VFBREF	$V_{FBBSTN(DIFF)}$	$V_{FBBSTN(TN)}$ – V_{FBREF}之差	-160	-148	-136	mV
FB引脚MAXBOOST阈值	$V_{FBBSTP(TH)}$		3.75	3.8	3.85	V
FB引脚MAXBOOST VFBREF	$V_{FBBSTP(DIFF)}$	$V_{FBBSTP(TN)}$ – V_{FBREF}之差	42	55	68	mV
FB CMP跨导标准增益	$G_{FB(CMP)(NORM)}$	T_J = 25°C V_{FB} > $V_{FBBSTN(TH)}$和V_{FB} < $V_{FBBSTP(TH)}$	85	95	105	µA/µV
FB CMP跨导放大增益	$G_{FB(CMP)(BST)}$	T_J = 25°C V_{FB} < $V_{FBBSTN(TH)}$或V_{FB} > $V_{FBBSTP(TH)}$	325	365	405	µA/µV
跨阻100°C/25°C比值	$G_{FB(CMP)(RATIO)}$	见注释D		93		%
FB极频率	$FB_{(BW)}$	见注释A	187	316	654	kHz
FB引脚泄放电流	$I_{FB(DN)}$	T_J = 25°C，见注释A		100		nA

参数	符号	条件 BPS = 12V T_J = 0°C到100°C （除非另有说明）	最小值	典型值	最大值	单位
安规隔离带次级侧（续上）						
PS引脚						
PS引脚选择0电阻	$R_{PS(SEL0)}$	所需电阻为1% E96系列		75		kΩ
PS引脚选择1电阻	$R_{PS(SEL1)}$	所需电阻为1% E96系列		75		kΩ
PS引脚选择2电阻	$R_{PS(SEL2)}$	所需电阻为1% E96系列		75		kΩ
PS引脚选择3电阻	$R_{PS(SEL3)}$	所需电阻为1% E96系列		169		kΩ
PS引脚选择4电阻	$R_{PS(SEL4)}$	所需电阻为1% E96系列		169		kΩ
PS引脚选择5电阻	$R_{PS(SEL5)}$	所需电阻为1% E96系列		255		kΩ
PS引脚选择6电阻	$R_{PS(SEL6)}$	所需电阻为1% E96系列		340		kΩ
PS引脚选择7电阻	$R_{PS(SEL7)}$	所需电阻为1% E96系列		499		kΩ
G1和G2引脚						
G1、G2钳位电压（频率0、1）	$V_{G1(CLMP)}$ $V_{G2(CLMP)}$	BPS = 15V	10.3	11.7	13.5	V
G1、G2钳位电压（频率2、3）	$V_{G1(CLMP)}$ $V_{G2(CLMP)}$	BPS = 15V	5.0	6.0	7.0	V
G1、G2 BP电压降	$V_{G1(CLMP)(DROP)}$ $V_{G2(CLMP)(DROP)}$	BPS = 15V 见注释A	0.65	1.1	1.5	V
G1、G2上拉电流	$I_{G1(SOURCE)}$ $I_{G2(SOURCE)}$	BPS = 15V，VG1 = VG2 = 0V	0.65	1.1	1.5	A
G1、G2下拉电流	$I_{G1(SINK)}$ $I_{G2(SINK)}$	BPS = 15V，VG1 = VG2 = VG1(CLMP)	1.6	2	2.2	A

参数	符号	条件 BPS = 12V T_J = 0°C到100°C （除非另有说明）	最小值	典型值	最大值	单位
安规隔离带次级侧（续上）						
D1和D2引脚						
D1、D2击穿电压	BV_{D1D2}		150			V
D1、D2外部电阻	$R_{D1D2(EXT)}$	SR FET漏极和D1、D2引脚之间推荐的外部R	200		1500	Ω
D1、D2反向电流	$I_{D1D2(INV)}$	低于GND时允许D1、D2流出的电流	-5			mA
D1、D2 SR导通阈值	$V_{D1D2ON(TH)}$	见注释E	-275	-250	-210	mV
D1、D2 SR关断阈值	$V_{D1D2OFF(TH)}$	见注释E	3	8.5	12.5	mV
D1、D2 SR关断阈值匹配	$\Delta V_{D1D2OFF}$		-2.6	0	2.6	mV
D1、D2输出偏置电流–关断	$I_{D1D2OFF}$	在$V_{D1D2OFF(TH)}$下D1、D2流出的偏置电流	-17	-13	-9	µA
次级控制过温						
次级控制过温停止	$SC_{(OT)(STOP)}$	见注释A	123	130	137	°C
次级控制过温开始	$SC_{(OT)(START)}$	见注释A		75		°C
安规隔离带初级侧						
5VL引脚						
5VL上电阈值	$V_{5VL(UV+)}$	C5VL = 1µF/10V陶瓷	3	3.5	4	V
5VL上电滞回	$V_{5VL(HYST)}$	C5VL = 1µF/10V陶瓷		1.5		V
FL引脚						
FL - 逻辑1输出电压	$V_{FL(1)}$	I_{FL} = 10mA，5VL = 5V	4.55	4.7	4.929	V
FL - 逻辑0输出电压	$V_{FL(0)}$	I_{FL} = +10mA	0.17	0.25	0.42	V

备注：

A. 未测试参数。由设计保证。

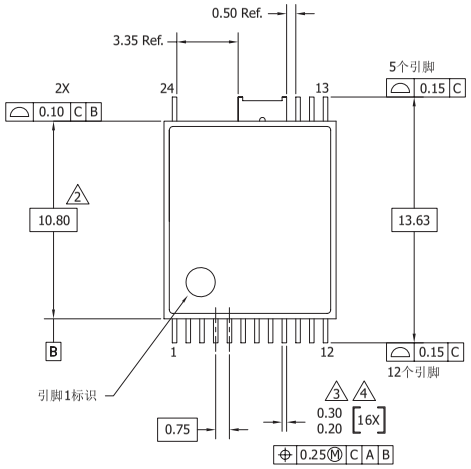
B. 在典型的LLC应用电路中。

C. 通常由内部电路限制。

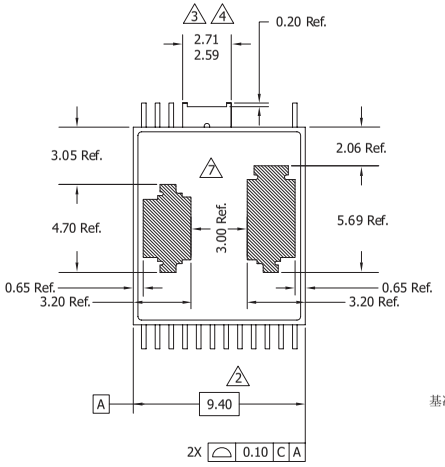
D. 未测试参数。基于器件特性。

E. 生产测试限制。观测到的SR MOSFET漏极（D1、D2）的工作阈值还取决于所选的D1、D2电阻$R_{D1D2(EXT)}$值。

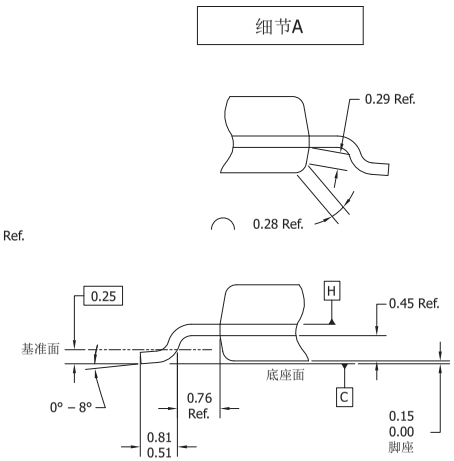
InSOP-24C

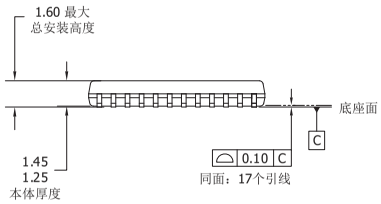


顶视图

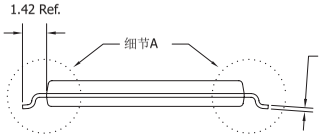


底视图

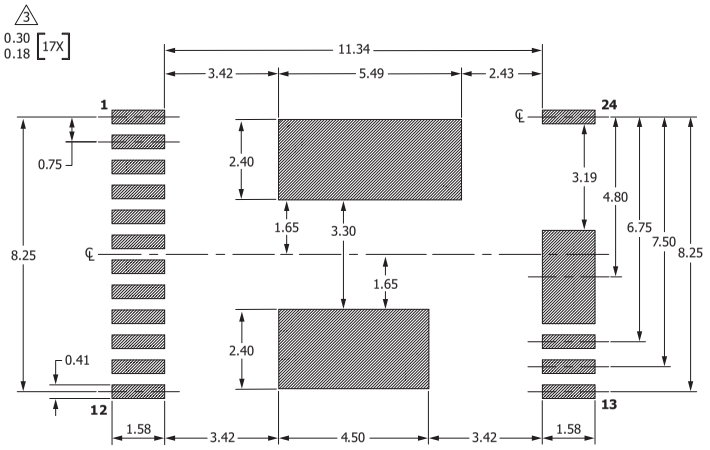




侧视图



端视图



注：所示的PCB封装尺寸是基本的热、机械和电气互连（包括封装至PCB的爬电距离）的最小建议布局。可以根据特定应用的要求进行修改，增加铜箔面积以改善热性能，或减小铜箔面积以增加PCB板上的爬电距离。

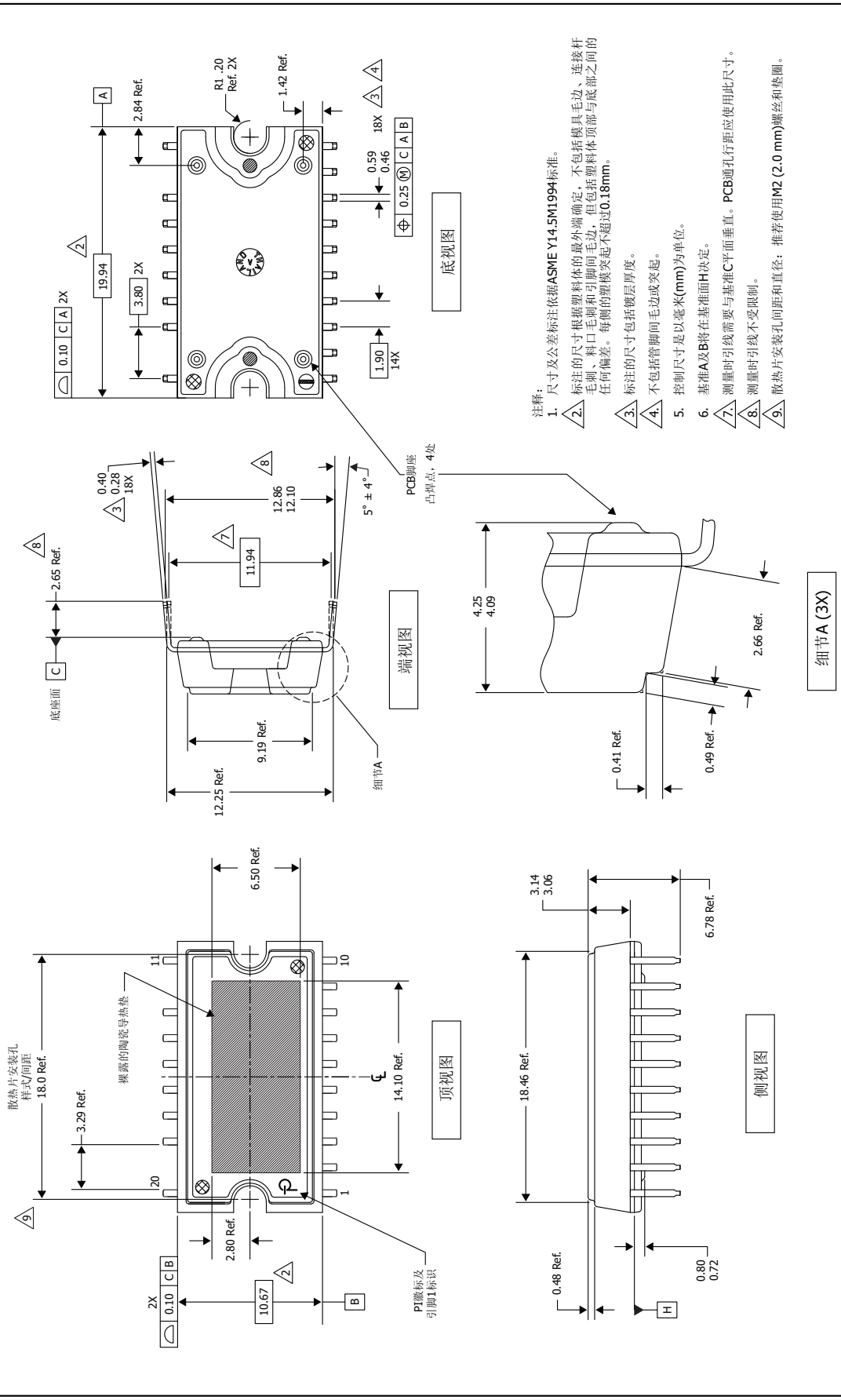
PCB焊盘布局

备注：

1. 尺寸及公差标注依据ASME Y14.5M1994标准。
2. 标注的尺寸根据塑料体的最外端确定，不包括模具毛边、连接杆毛刺、料口毛刺和引脚间毛边，但包括塑料体顶部与底部之间的任何偏差。每侧的塑模突起不超过0.18mm。
3. 标注的尺寸包括镀层厚度。
4. 不包括管脚间毛边或突起。
5. 尺寸以毫米(mm)为单位。
6. 基准A及B将在基准面H决定。
7. 裸焊盘的大小和位置尺寸仅供参考。

POD_inSOP-24C_B_031417

POWeDIP-20B

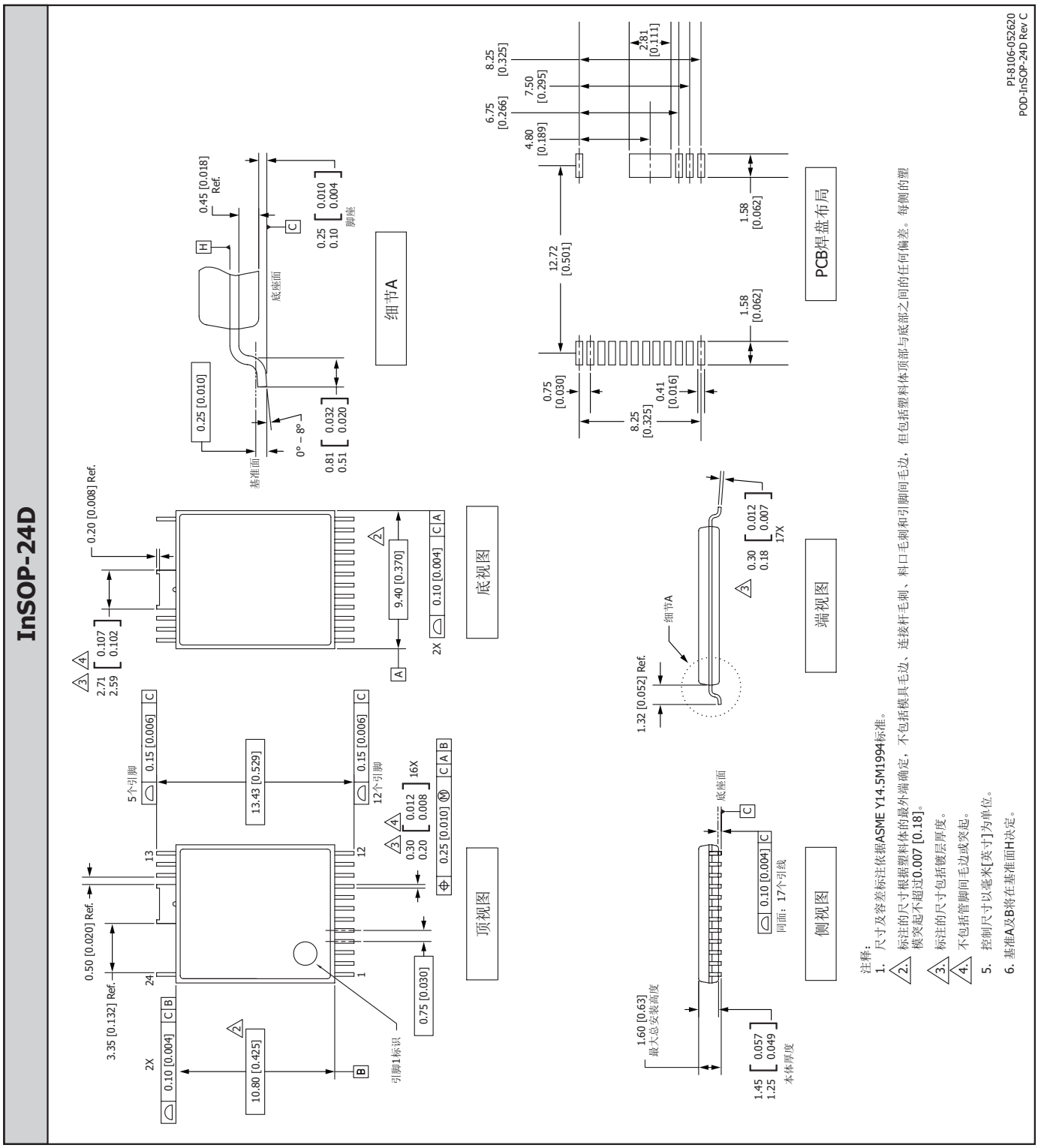


注释：

1. 尺寸及公差标注依据ASME Y14.5M1994标准。
2. 标注的尺寸根据塑料体的最外端确定，不包括模具毛边、连接杆毛刺、料口毛刺和引脚间毛边，但包括塑料体顶部与底部之间的任何偏差。每侧的塑模突起不超过0.18mm。
3. 标注的尺寸包括镀层厚度。
4. 不包括管脚间毛边或突起。
5. 控制尺寸是以毫米(mm)为单位。
6. 基准A及B将在基准面H决定。
7. 测量时引线需要与基准C平面垂直。PCB通孔行距应使用此尺寸。
8. 测量时引线不受限制。
9. 散热片安装孔间距和直径：推荐使用M2 (2.0 mm)螺丝和垫圈。

PI-8892d-061223
POD-POWeDIP-20B Rev D
POD-POWeDIP-20B_D_061223

InSOP-24D

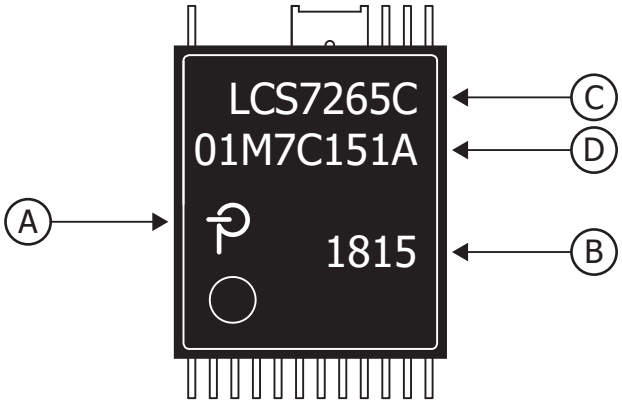


注释：

1. 尺寸及容差标注依据ASME Y14.5M1994标准。
2. 标注的尺寸根据塑料体的最外端确定，不包括模具毛边、连接杆毛刺、料口毛刺和引脚间毛边，但包括塑料体顶部与底部之间的任何偏差。每侧的塑模突起不超过0.007 [0.18]。
3. 标注的尺寸包括镀层厚度。
4. 不包括管脚间毛边或突起。
5. 控制尺寸以毫米[英寸]为单位。
6. 基准A及B将在基准面H决定。

封装标识

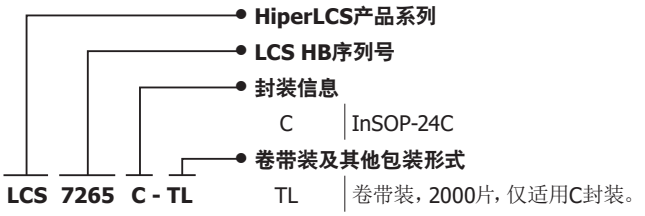
InSOP-24C



A. Power Integrations注册商标
B. 封装日期代码（表明年份的两个数字后紧跟表明周数的两个数字）
C. 产品识别（元件号/封装类型）
D. 批次识别代码

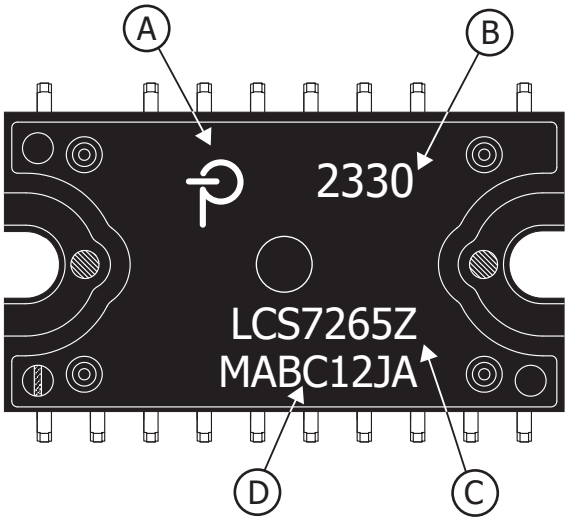
PI-9310-021121

元件订购信息



封装标识

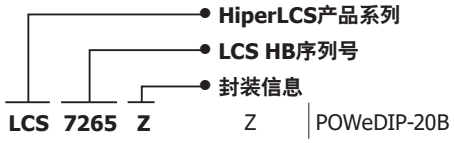
POWeDIP-20B



A. Power Integrations注册商标
B. 封装日期代码（表明年份的两个数字后紧跟表明周数的两个数字）
C. 产品识别（元件号/封装类型）
D. 批次

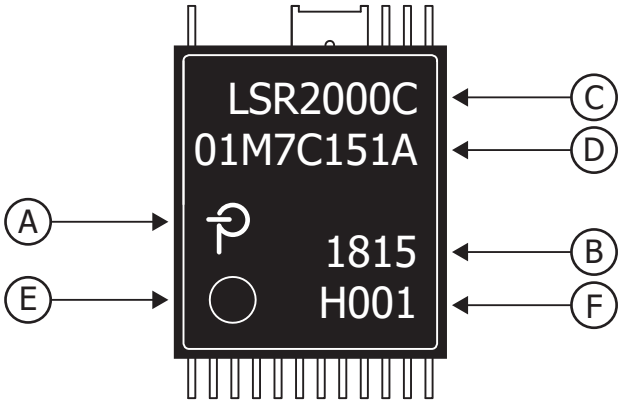
PI-9718-102423

元件订购信息



封装标识

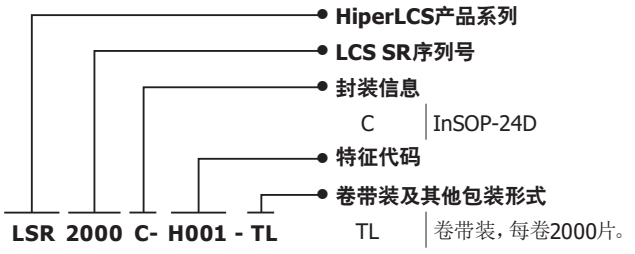
InSOP-24D



A. Power Integrations注册商标
B. 封装日期代码（表明年份的两个数字后紧跟表明周数的两个数字）
C. 产品识别（元件号/封装类型）
D. 批次识别代码
E. 引脚1指示
F. 特征代码

PI-9311-021621

元件订购信息



特征代码	频率范围	额定频率	突发模式
H001	0	90kHz	请参见表6
H002	1	120kHz	请参见表6
H003	2	180kHz	请参见表6
H004	3	240kHz	请参见表6
H005	3	240kHz	<2%

MSL信息

型号	MSL等级
LCS7260C	3
LCS7262C	3
LCS7265C	3
LSR2000C	3

元件订购信息

型号	选项	数量
LCS7260C	卷	2000
LCS7262C	卷	2000
LCS7265C	卷	2000
LCS7265Z	管	25
LCS7268Z	管	25
LCS7269Z	管	25
LSR2000C-H001	卷	2000
LSR2000C-H002	卷	2000
LSR2000C-H003	卷	2000
LSR2000C-H004	卷	2000
LSR2000C-H005	卷	2000

修订版本	注释	日期
B	生产发布。	03/21
C	更新。	03/22
D	更新，包括添加错误代码。	11/22
E	新增H005代码。	07/23
F	POWeDIP生产发布。	01/25

有关最新产品信息，请访问：www.power.com

Power Integrations reserves the right to make changes to its products at any time to improve reliability or manufacturability. Power Integrations does not assume any liability arising from the use of any device or circuit described herein. POWER INTEGRATIONS MAKES NO WARRANTY HEREIN AND SPECIFICALLY DISCLAIMS ALL WARRANTIES INCLUDING, WITHOUT LIMITATION, THE IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE, AND NON-INFRINGEMENT OF THIRD PARTY RIGHTS.

Patent Information

The products and applications illustrated herein (including transformer construction and circuits external to the products) may be covered by one or more U.S. and foreign patents, or potentially by pending U.S. and foreign patent applications assigned to Power Integrations. A complete list of Power Integrations patents may be found at www.power.com. Power Integrations grants its customers a license under certain patent rights as set forth at https://www.power.com/company/intellectual-property-licensing/.

Life Support Policy

POWER INTEGRATIONS PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF POWER INTEGRATIONS. As used herein:

1. A Life support device or system is one which, (i) is intended for surgical implant into the body, or (ii) supports or sustains life, and (iii) whose failure to perform, when properly used in accordance with instructions for use, can be reasonably expected to result in significant injury or death to the user.

2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

Power Integrations, the Power Integrations logo, CAPZero, ChiPhy, CHY, DPA-Switch, EcoSmart, E-Shield, eSIP, eSOP, HiperLCS, HiperPLC, HiperPFS, HiperTFS, InnoSwitch, Innovation in Power Conversion, InSOP, LinkSwitch, LinkZero, LYTSwitch, SENZero, TinySwitch, TOPSwitch, PI, PI Expert, PowiGaN, SCALE, SCALE-1, SCALE-2, SCALE-3 and SCALE-iDriver, are trademarks of Power Integrations, Inc. Other trademarks are property of their respective companies. ©2024, Power Integrations, Inc.

Power Integrations全球销售支持网络

全球总部
5245 Hellyer Avenue
San Jose, CA 95138, USA
Main: +1-408-414-9200
Customer Service:
Worldwide: +1-65-635-64480
Americas: +1-408-414-9621
e-mail: usasales@power.com

中国（上海）
徐汇区漕溪北路88号圣爱广场
1601-1603室
上海|中国，200030
电话：+86-21-6354-6323
电子邮箱：chinasales@power.com

中国（深圳）
南山区科技南八路二号豪威科技大厦
17层
深圳|中国，518057
电话：+86-755-8672-8689
电子邮箱：chinasales@power.com

德国
（AC-DC/LED/电机控制销售）
Einsteinring 24
85609 Dornach/Aschheim
Germany
Tel: +49-89-5527-39100
e-mail: eurosales@power.com

德国（门极驱动器销售）
HellwegForum 3
59469 Ense
Germany
Tel: +49-2938-64-39990
e-mail: igbt-driver.sales@power.com

印度
#1, 14th Main Road
Vasanthanagar
Bangalore-560052 India
Phone: +91-80-4113-8020
e-mail: indiasales@power.com

意大利
Via Milanese 20, 3rd. Fl.
20099 Sesto San Giovanni (MI) Italy
Phone: +39-024-550-8701
e-mail: eurosales@power.com

日本
Yusen Shin-Yokohama 1-chome Bldg.
1-7-9, Shin-Yokohama, Kohoku-ku
Yokohama-shi,
Kanagawa 222-0033 Japan
Phone: +81-45-471-1021
e-mail: japansales@power.com

韩国
RM 602, 6FL
Korea City Air Terminal B/D, 159-6
Samsung-Dong, Kangnam-Gu,
Seoul, 135-728, Korea
Phone: +82-2-2016-6610
e-mail: koreasales@power.com

新加坡
51 Newton Road
#19-01/05 Goldhill Plaza
Singapore, 308900
Phone: +65-6358-2160
e-mail: singaporesales@power.com

台湾地区
5F, No. 318, Nei Hu Rd., Sec. 1
Nei Hu Dist.
Taipei 11493, Taiwan R.O.C.
Phone: +886-2-2659-4570
e-mail: taiwansales@power.com

英国
Building 5, Suite 21
The Westbrook Centre
Milton Road
Cambridge
CB4 1YG
Phone: +44 (0) 7823-557484
e-mail: eurosales@power.com